

APPENDICE

APPENDICE A

ABBREVIAZIONE DELLE PAROLE CHIAVE DEL BASIC

Il BASIC del COMMODORE 64 consente di abbreviare gran parte delle parole chiave, consentendo così un risparmio di tempo nella stesura dei programmi e dei comandi. L'abbreviazione di PRINT è un punto interrogativo. Le abbreviazioni delle altre parole si ottengono battendo la prima o le prime due lettere della parola, seguite dalla lettera successiva tenendo contemporaneamente pigiato il tasto SHIFT. Se le abbreviazioni compaiono in una linea di programma, la parola chiave viene listata per intero.

COM.	ABBR.	SCHERMO	COM.	ABBR.	SCHERMO	COM.	ABBR.	SCHERMO
ABS	A SHIFT B	A <input type="checkbox"/>	LEFT\$	LE SHIFT F	LE <input type="checkbox"/>	SGN	S SHIFT G	S <input type="checkbox"/>
AND	A SHIFT N	A <input checked="" type="checkbox"/>	LEN	NONE	LEN	SIN	S SHIFT I	S <input type="checkbox"/>
ASC	A SHIFT S	A <input checked="" type="checkbox"/>	LET	L SHIFT E	L <input type="checkbox"/>	SPC(S SHIFT P	S <input type="checkbox"/>
ATN	A SHIFT T	A <input type="checkbox"/>	LIST	L SHIFT I	L <input type="checkbox"/>	SQR	S SHIFT Q	S <input checked="" type="checkbox"/>
CHR\$	C SHIFT H	C <input type="checkbox"/>	LOAD	L SHIFT O	L <input type="checkbox"/>	STATUS	ST	ST
CLOSE	CL SHIFT O	CL <input type="checkbox"/>	LOG	NONE	LOG	STEP	ST SHIFT E	ST <input type="checkbox"/>
CLR	C SHIFT L	C <input type="checkbox"/>	MID\$	M SHIFT I	M <input type="checkbox"/>	STOP	S SHIFT T	S <input type="checkbox"/>
CMD	C SHIFT M	C <input checked="" type="checkbox"/>	NEW	NONE	NEW	STR\$	ST SHIFT R	ST <input type="checkbox"/>
CONT	C SHIFT O	C <input type="checkbox"/>	NEXT	N SHIFT E	N <input type="checkbox"/>	SYS	S SHIFT Y	S <input type="checkbox"/>
COS	NONE	COS	NOT	N SHIFT O	N <input type="checkbox"/>	TAB(T SHIFT A	T <input checked="" type="checkbox"/>
DATA	D SHIFT A	D <input checked="" type="checkbox"/>	ON	NONE	ON	TAN	NONE	TAN
DEF	D SHIFT E	D <input type="checkbox"/>	OPEN	O SHIFT P	O <input type="checkbox"/>	THEN	T SHIFT H	T <input type="checkbox"/>
DIM	D SHIFT I	D <input type="checkbox"/>	OR	NONE	OR	TIME	TI	TI
END	E SHIFT N	E <input checked="" type="checkbox"/>	PEEK	P SHIFT E	P <input type="checkbox"/>	TIMES	TI\$	TI\$
EXP	E SHIFT X	E <input checked="" type="checkbox"/>	POKE	P SHIFT O	P <input type="checkbox"/>	USR	U SHIFT S	U <input checked="" type="checkbox"/>
FN	NONE	FN	POS	NONE	POS	VAL	V SHIFT A	V <input checked="" type="checkbox"/>
FOR	F SHIFT O	F <input type="checkbox"/>	PRINT	?	?	VERIFY	V SHIFT E	V <input type="checkbox"/>
FRE	F SHIFT R	F <input type="checkbox"/>	PRINT#	P SHIFT R	P <input type="checkbox"/>	WAIT	W SHIFT A	W <input checked="" type="checkbox"/>
GET	G SHIFT E	G <input type="checkbox"/>	READ	R SHIFT E	R <input type="checkbox"/>			
GET#	NONE	GET#	REM	NONE	REM			
GOSUB	GO SHIFT S	GO <input checked="" type="checkbox"/>	RESTORE	RE SHIFT S	RE <input checked="" type="checkbox"/>			
GOTO	G SHIFT O	G <input type="checkbox"/>	RETURN	RE SHIFT T	RE <input type="checkbox"/>			
IF	NONE	IF	RIGHT\$	R SHIFT I	R <input type="checkbox"/>			
INPUT	NONE	INPUT	RND	R SHIFT N	R <input checked="" type="checkbox"/>			
INPUT#	I SHIFT N	I <input checked="" type="checkbox"/>	RUN	R SHIFT U	R <input type="checkbox"/>			
INT	NONE	INT	SAVE	S SHIFT A	S <input checked="" type="checkbox"/>			

APPENDICE B

CODICI DELLO SCHERMO VIDEO

La presente tabella elenca tutti i caratteri del sistema contenuti nell'insieme carattere del COMMODORE 64. Tale tabella illustra quali numeri devono essere inseriti (POKE) nella memoria dello schermo (locazioni da 1024 a 2023) per ottenere il carattere desiderato: viene anche visualizzato il carattere corrispondente ad un numero estratto (PEEK) dalla memoria dello schermo.

Sono disponibili due insiemi caratteri, di cui e' possibile adoperarne solo uno alla volta. Cio' vuol dire che non possono essere presenti sullo schermo contemporaneamente caratteri dei due insiemi. Questi insiemi vengono visualizzati premendo contemporaneamente i tasti **SHIFT** e **C**.

Da BASIC, POKE 53272,21 seleziona il carattere maiuscolo e POKE 53272,23 quello minuscolo.

Ogni numero della tabella puo' anche essere visualizzato in campo "REVERSE": in questo caso, occorre aggiungere 128 ai valori indicati sulla tabella.

Se si vuole visualizzare un circolo pieno alla locazione 1504, occorre introdurre in tale locazione il codice del circolo: POKE 1504,81.

C'e' una locazione di memoria corrispondente al controllo del colore di ogni carattere visualizzato sullo schermo (locazioni da 55296 a 56295). Per cambiare il colore del circolo in giallo (codice colore 7) occorre introdurre il colore del carattere nella corrispondente locazione di memoria: POKE 55776,7.

Per le mappe complete del video e della memoria colore, insieme ai codici colore, si rimanda all'APPENDICE D.

CODICI DELLO SCHERMO

INS. 1	INS. 2	POKE									
@		0	%		37		A	65			101
A	a	1	&		38		B	66			102
B	b	2	'		39		C	67			103
C	c	3	(40		D	68			104
D	d	4)		41		E	69			105
E	e	5	.		42		F	70			106
F	f	6	+		43		G	71			107
G	g	7	,		44		H	72			108
H	h	8	-		45		I	73			109
I	i	9	_		46		J	74			110
J	j	10	.		47		K	75			111
K	k	11	/		48		L	76			112
L	l	12	0		49		M	77			113
M	m	13	1		50		N	78			114
N	n	14	2		51		O	79			115
O	o	15	3		52		P	80			116
P	p	16	4		53		Q	81			117
Q	q	17	5		54		R	82			118
R	r	18	6		55		S	83			119
S	s	19	7		56		T	84			120
T	t	20	8		57		U	85			121
U	u	21	9		58		V	86			122
V	v	22	:		59		W	87			123
W	w	23	;		60		X	88			124
X	x	24	<		61		Y	89			125
Y	y	25	=		62		Z	90			126
Z	z	26	>		63			91			127
[27	?		64			92			
]		28						93			
^		29						94			
↑		30						95			
←		31						96			
SPACE		32						97			
		33						98			
"		34						99			
#		35						100			
\$		36									

I codici da 128 a 255 sono le immagini reverse dei codici da 0 a 127

APPENDICE C

CODICI ASCII E CHR\$

Questa Appendice illustra quali caratteri compaiono se si batte PRINT CHR\$(X), per tutti i possibili valori di X. Vengono anche illustrati i valori che si ottengono battendo PRINT ASC(X), dove X e' uno qualunque dei caratteri che si possono battere. Questa funzione puo' essere utile nella valutazione di un carattere ricevuto tramite un'istruzione GET, nella conversione di un carattere da maiuscolo a minuscolo e viceversa, e nella stampa di particolari comandi che non possono essere racchiusi fra virgolette (ad es. il tasto di cambio maiuscolo/minuscolo).

NOTA: I codici da 192 a 223 sono gli stessi di quelli da 96 a 127
 >> da 224 a 254 >> >> >> da 160 a 190
 Il codice 255 e' lo stesso del codice 126

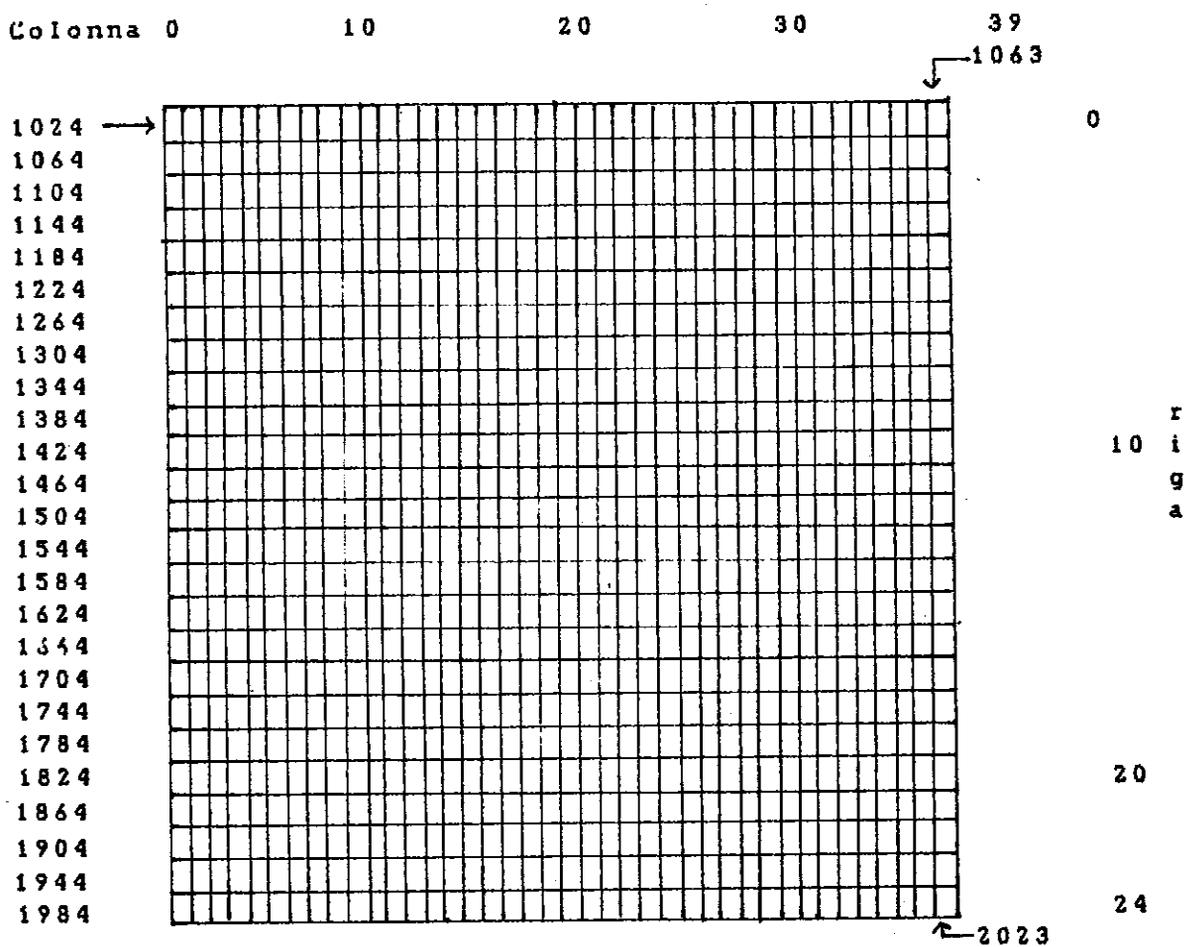
PRINTS	CHRS	PRINTS	CHRS	PRINTS	CHRS	PRINTS	CHRS	PRINTS	CHRS	PRINTS	CHRS	PRINTS	CHRS		
	0		26	4	52	N	78		104		129		155		180
	1		27	5	53	O	79		105		130		156		181
	2		28	6	54	P	80		106		131		157		182
	3		29	7	55	Q	81		107		132		158		183
	4		30	8	56	R	82		108	f1	133		159		184
	5		31	9	57	S	83		109	f3	134		160		185
	6		32	:	58	T	84		110	f5	135		161		186
	7		33	:	59	U	85		111	f7	136		162		187
DISABLES	8	"	34	<	60	V	86		112	f2	137		163		188
ENABLES	9	#	35	=	61	W	87		113	f4	138		164		189
	10	\$	36	>	62	X	88		114	f6	139		165		190
	11	%	37	?	63	Y	89		115	f8	140		166		191
	12	&	38	@	64	Z	90		116		141		167		
	13	.	39	A	65	[91		117		142		168		
	14	(40	B	66	\	92		118		143		169		
	15)	41	C	67]	93		119		144		170		
	16	.	42	D	68	^	94		120		145		171		
	17	+	43	E	69	_	95		121		146		172		
	18	,	44	F	70	~	96		122		147		173		
	19	-	45	G	71	↑	97		123		148		174		
	20	.	46	H	72	↓	98		124		149		175		
	21	/	47	I	73	←	99		125		150		176		
	22	0	48	J	74	→	100		126		151		177		
	23	1	49	K	75	↖	101		127		152		178		
	24	2	50	L	76	↗	102		128		153		179		
	25	3	51	M	77	↘	103		128		154				

APPENDICE D

MAPPE DELLE MEMORIE SCHERMO E COLORE

La seguente tabella elenca quali locazioni di memoria controllano il posizionamento dei caratteri sullo schermo, e quali locazioni sono usate per cambiare i colori di un singolo carattere; vengono anche elencati i codici di colore disponibili per un carattere.

MAPPA DELLA MEMORIA DELLO SCHERMO

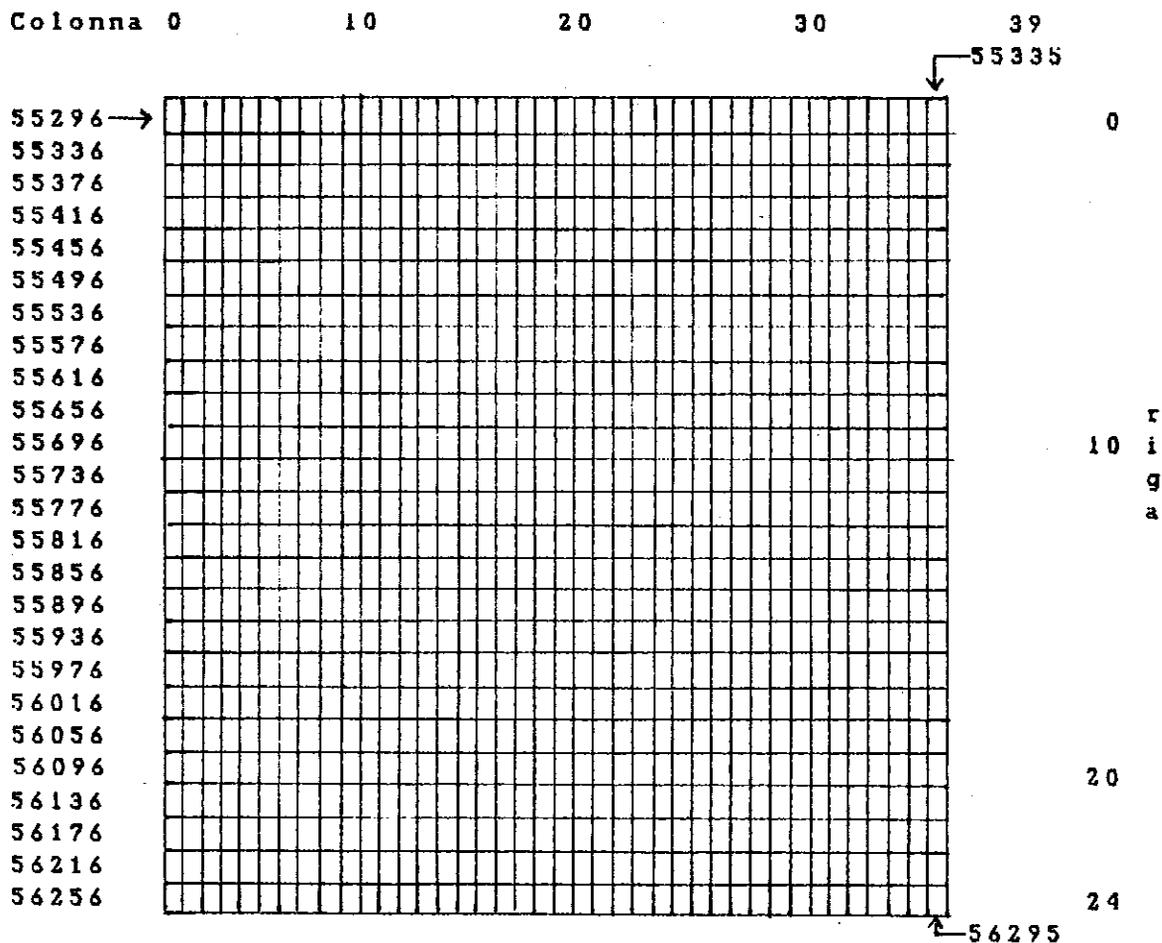


I valori attuali da introdurre (POKE) in una locazione della memoria colore, per cambiare il colore di un carattere, sono:

- | | |
|-----------|------------------|
| 0 NERO | 8 ARANCIO |
| 1 BIANCO | 9 MARRONE |
| 2 ROSSO | 10 ROSSO CHIARO |
| 3 AZZURRO | 11 GRIGIO 1 |
| 4 PORPORA | 12 GRIGIO 2 |
| 5 VERDE | 13 GRIGIO CHIARO |
| 6 BLU | 14 BLU CHIARO |
| 7 GIALLO | 15 GRIGIO 3 |

Ad esempio, per cambiare in rosso il colore di un carattere situato nell'angolo in alto a sinistra dello schermo, battere POKE 55296,2

MAPPA DELLA MEMORIA COLORE



APPENDICE E

VALORE DELLE NOTE MUSICALI (SCALA ANGLOSASSONE)

Questa Appendice contiene un elenco completo della nota # (diesis), della nota attuale, e dei valori da introdurre (POKE) nei registri dell'alta e bassa frequenza del circuito del suono per riprodurre la nota indicata.

NOTA MUSICALE		FREQ. OSCILLATORE			NOTA MUSICALE		FREQ. OSCILLATORE		
NOTA	OTTAVA	DEC.	ALTO	BASSO	NOTA	OTTAVA	DEC.	ALTO	BASSO
0	C-0	268	1	12	52	E-3	2703	10	143
1	C#-0	284	1	28	53	F-3	2864	11	48
2	D-0	301	1	45	54	F#-3	3034	11	218
3	D#-0	318	1	62	55	G-3	3215	12	143
4	E-0	337	1	81	56	G#-3	3406	13	78
5	F-0	358	1	102	57	A-3	3608	14	24
6	F#-0	379	1	123	58	A#-3	3823	14	239
7	G-0	401	1	145	59	B-3	4050	15	210
8	G#-0	425	1	169	64	C-4	4291	16	195
9	A-0	451	1	195	65	C#-4	4547	17	195
10	A#-0	477	1	221	66	D-4	4817	18	209
11	B-0	506	1	250	67	D#-4	5103	19	239
16	C-1	536	2	24	68	E-4	5407	21	31
17	C#-1	568	2	56	69	F-4	5728	22	96
18	D-1	602	2	90	70	F#-4	6069	23	181
19	D#-1	637	2	125	71	G-4	6430	25	30
20	E-1	675	2	163	72	G#-4	6812	26	156
21	F-1	716	2	204	73	A-4	7217	28	49
22	F#-1	758	2	246	74	A#-4	7647	29	223
23	G-1	803	3	35	75	B-4	8101	31	165
24	G#-1	851	3	83	80	C-5	8583	33	135
25	A-1	902	3	134	81	C#-5	9094	35	134
26	A#-1	955	3	187	82	C-0	9634	37	162
27	B-1	1012	3	244	83	C#-0	10207	39	223
32	C-2	1072	4	48	84	D-0	10814	42	62
33	C#-2	1136	4	112	85	F-5	11457	44	193
34	D-2	1204	4	180	86	F#-5	12139	47	107
35	D#-2	1275	4	251	87	G-5	12860	50	60
36	E-2	1351	5	71	88	G#-5	13625	53	57
37	F-2	1432	5	152	89	A-5	14435	56	99
38	F#-2	1517	5	237	90	A#-5	15294	59	190
39	G-2	1607	6	71	91	B-5	16203	63	75
40	G#-2	1703	6	167	96	C-6	17167	67	15
41	A-2	1804	7	12	97	C#-6	18188	71	12
42	A#-2	1911	7	119	98	D-6	19269	75	69
43	B-2	2025	7	233	99	D#-6	20415	79	191
48	C-3	2145	8	97	100	E-6	21629	84	125
49	C#-3	2273	8	225	101	F-6	22915	89	131
50	D-3	2408	9	104	102	F#-6	24278	94	214
51	D#-3	2551	9	247	103	G-6	25721	100	121
					104	G#-6	27251	106	115

105	A-6	28871	112	199	116	E-7	43258	168	250
106	A#-6	30588	119	124	117	F-7	45830	179	6
107	B-6	32407	126	151	118	F#-7	48556	189	172
112	C-7	34334	134	30	119	G-7	51443	200	243
113	C#-7	36376	142	24	120	G#-7	54502	212	230
114	D-7	38539	150	139	121	A-7	57743	225	143
115	D#-7	40830	159	126	122	A#-7	61176	238	248
					123	B-7	64814	253	46

IMPOSTAZIONI DEL FILTRO	
Locazione	Contenuto
54293	Frequenza di taglio del basso
54294	Frequenza di taglio dell'alto
54295	Risonanza (bit 4-7)
	Filtro Voce 3 (bit 2)
	Filtro Voce 2 (bit 1)
	Filtro Voce 1 (bit 0)
54296	Filtro passa alto (bit 6)
	Filtro passa banda (bit 5)
	Filtro passa basso (bit 4)
	Volume (bit 0-3)

APPENDICE F

BIBLIOGRAFIA

- Addison -- Wesley "BASIC and the Personal Computer"
Dwyer & Critchfield
- Compute "Compute's First Book of PET/CBM"
- Cowboy Computing "Feed me, I'm your PET Computer"
Carol Alexander
- "Teacher's PET - Plans, Quizzes and
Answers"
- Creative Computing "Getting Acquainted With Your VIC 20"
T. Hartnell
- Dilithium Press "BASIC Basic-English Dictionary for the
PET"
Larry Noonan
- "PET BASIC"
Tom Rugg & Phil Feldman
- Faulk Baker Associates "MOS Programming Manual"
MOS Technology
- Hayden Book Co. "BASIC from the Ground Up"
David E. Simon
- "I Speak BASIC to My PET"
Audrey Jones, Jr.
- "Library of PET subroutines"
Nick Hampshire
- "PET Graphics"
Nick Hampshire
- "BASIC Conversions Handbook, Apple, TRS 80
and PET"
David A. Brain, Phillip R. Oviatt, Paul J.
- Paquin & Chandler P Stone
- Howard W. Sams "The Howard W. Sams Crash Course in
Microcomputers"
Lous E. Frenzel, Jr.
- "Mostly BASIC: Application for your PET"
Howard Berenbon
- "PET interfacing"
James M. Downey & Steven M. Rogers
- "VIC 20 Programmer's Reference Guide"
A. Finkel, P. Higgingbottom, N. Harris &
M. Tomzyck

Little, Brown & Co Homes"	"Computer Games for Business, Schools and Homes"
Florida, & William S. Hodges	Gary W. Orwig, University of Central Florida
Mc Graw - Hill	"Hand-On BASIC with a PET" Herbert D. Peckman
	"Home and Office Use of VisiCalc" D. Castlewitz & L. Chisauki
Osborne/Mc Graw-Hill	"PET/CBM Personal Computer Guide" Carrol S. Donahue
	"PET Fun and Games" R. Jeffries & G. Fisher
	"PET and the IEEE" A. Osborne & C. Donahue
	"Some Common BASIC Programs for the PET" L. Poole, M. Borchers & C. Donahue
	"Osborne CP/M User Guide" Thom Hogan
	"CBM Professional Computer Guide" "The PET Personal Guide" "The 8086 Book" Russel Rector & George Alexy
P. C. Publications Lessons"	"Beginning Self-Teaching Computers Lessons"
Prentice - Hall	"The PET Personal Computer for Beginners" S. Dunn & V. Morgan
Reston Publishing Co.	"PET and IEEE 488 Bus (GP1B)" Eugene Fisher & C. W. Jensen
	"PET BASIC - Training Your PET Computer" Ramon Zamora, Wm. F. Carrie & B. Allbrecht
	"PET Games and Recreation" M. Ogelsby, L. Lindsley & D. Kunkin
	"PET BASIC" Richard Huskell
	"VIC Games and Recreation"
Telmas Courseware Ratings	"BASIC and the Personal Computer" T. A. Dwyer & M. Critchfield
Total Information Services	"Understanding Your PET/CBM, Vol. 1 BASIC programming" "Understanding Your VIC" David Shultz

Le riviste Commodore forniscono le informazioni piu' aggiornate per il COMMODORE 64. Sono disponibili su abbonamento le seguenti due pubblicazioni:

COMMODORE- Microcomputer Magazine. Pubblicazione bimestrale (\$25.00 abbonamento annuale)

POWER/PLAY - The Home Computer Magazine. Pubblicazione trimestrale (\$15.00 abbonamento annuale)

APPENDICE G

MAPPA DEI REGISTRI DEL CIRCUITO VIC

Register # Dec	Hex	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
21	15	SE7							SE0	SPRITE ENABLE (ON/OFF)
22	16	N.C.	N.C.		MCM		XSC12	XSC11	XSC10	X SCROLL MODE
23	17	SEXY7							SEXY0	SPRITE EXPAND Y
24	18	VS13	VS12	VS11	VS10	CB13	CB12	CB11	N.C.	SCREEN Character Memory
25	19	IRQ	N.C.	N.C.	N.C.	LPIRQ	ISSC	ISBC	RIRQ	Interrupt Request's
26	1A	N.C.	N.C.	N.C.	N.C.	MUPI	MISSC	MISBC	MRIRQ	Interrupt Request MASKS
27	1B	BSP7							BSP0	Background- Sprite PRIORITY
28	1C	SCM7							SCM0	MULTICOLOR SPRITE SELECT
29	1D	SEXX7							SEXX0	SPRITE EXPAND X
30	1E	SSC7							SSC0	Sprite-Sprite COLLISION
31	1F	SBC7							SBC0	Sprite- Background COLLISION

Register # Dec	Hex	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
0	0	S0X7							S0X0	SPRITE 0 X Component
1	1	S0Y7							S0Y0	SPRITE 0 Y Component
2	2	S1X7							S1X0	SPRITE 1 X
3	3	S1Y7							S1Y0	SPRITE 1 Y
4	4	S2X7							S2X0	SPRITE 2 X
5	5	S2Y7							S2Y0	SPRITE 2 Y
6	6	S3X7							S3X0	SPRITE 3 X
7	7	S3Y7							S3Y0	SPRITE 3 Y
8	8	S4X7							S4X0	SPRITE 4 X
9	9	S4Y7							S4Y0	SPRITE 4 Y
10	A	S5X7							S5X0	SPRITE 5 X
11	B	S5Y7							S5Y0	SPRITE 5 Y
12	C	S6X7							S6X0	SPRITE 6 X
13	D	S6Y7							S6Y0	SPRITE 6 Y
14	E	S7X7							S7X0	SPRITE 7 X Component
15	F	S7Y7							S7Y0	SPRITE 7 Y Component
16	10	S7X8	S6X8	S5X8	S4X8	S3X8	S2X8	S1X8	S0X8	MSB of X COORD.
17	11	RC8	ECM	BMM	BINK	RSEL	YSC12	YSC11	YSC10	Y SCROLL MODE
18	12	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	RASTER
19	13	LPX7							LPX0	LIGHT PEN X
20	14	LPY7							LPY0	LIGHT PEN Y

CODICI COLORE DEC HEX COLORE

32	20	0	0	BLACK	EXT 1				EXTERIOR COL
33	21	1	1	WHITE	BKGD0				
34	22	2	2	RED	BKGD1				
35	23	3	3	CYAN	BKGD2				
36	24	4	4	PURPLE	BKGD3				
37	25	5	5	GREEN	SMC 0				SPRITE MULTICOLOR 0
38	26	6	6	BLUE	SMC 1				1
39	27	7	7	YELLOW	S0COL				SPRITE 0 COLOR
40	28	8	8	ORANGE	S1COL				1
41	29	9	9	BROWN	S2COL				2
42	2A	10	A	LT RED	S3COL				3
43	2B	11	B	GRAY 1	S4COL				4
44	2C	12	C	GRAY 2	S5COL				5
45	2D	13	D	LT GREEN	S6COL				6
46	2E	14	E	LT BLUE	S7COL				7
		15	F	GRAY 3					

Legenda:

Nel modo carattere multicolore si possono usare solamente i colori da 0 a 7.

APPENDICE H

FUNZIONI MATEMATICHE

Le funzioni non previste nell'insieme delle funzioni di sistema del BASIC del COMMODORE 64 possono essere calcolate come segue.

FUNZIONE	EQUIVALENTE BASIC
SECANTE	$SEC(X) = 1 / COS(X)$
COSECANTE	$CSC(X) = 1 / COS(X)$
COTANGENTE	$COT(X) = 1 / TAN(X)$
ARCOSENO	$ARCSIN(X) = ATN(X / SQR(-X*X+1))$
ARCOSENO	$ARCCOS(X) = -ATN(X / SQR(-X*X+1)) + p / 2$
ARCOSECANTE	$ARCSEC(X) = ATN(X / SQR(X*X-1))$
ARCOSECANTE	$ARCCOS(X) = ATN(X / SQR(X*X-1))$
ARCOSECANTE	$+ SGN(X) - 1 * p / 2$
ARCOSECANTE	$ARCOT(X) = ATN(X) + p / 2$
SENO	$SINH(X) = (EXP(X) - EXP(-X)) / 2$
COSENO	$COSH(X) = (EXP(X) + EXP(-X)) / 2$
TANGENTE	$TANH(X) = EXP(-X) / (EXP(X) + EXP(-X)) * 2 + 1$
SECANTE	$SECH(X) = 2 / (EXP(X) + EXP(-X))$
COSECANTE	$CSCH(X) = 2 / (EXP(X) - EXP(-X))$
COTANGENTE	$COTH(X) = EXP(-X) / (EXP(X) - EXP(-X)) * 2 + 1$
ARCOSENO	$ARCSINH(X) = LOG(X + SQR(X*X+1))$
ARCOSENO	$ARCCOSH(X) = LOG(X + SQR(X*X-1))$
ARCOTANGENTE	$ARCTANH(X) = LOG((1+X) / (1-X)) / 2$
ARCOSECANTE	$ARCSECH(X) = LOG(SQR(-X*X+1) + 1 / X)$
ARCOSECANTE	$ARCCSCH(X) = LOG((SGN(X) * SQR(X*X+1) / X)$
ARCOSECANTE	$ARCCOTH(X) = LOG((X+1) / (X-1)) / 2$

APPENDICE I

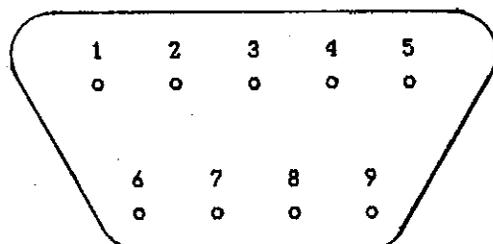
SPINOTTI DEI DISPOSITIVI DI INPUT/OUTPUT

Questa Appendice illustra le possibili connessioni realizzabili con il COMMODORE 64

- | | |
|-----------------------------|-------------------------------------|
| 1) I/O Giochi | 4) I/O Seriale
(Disco/Stampante) |
| 2) Adattatore per Cartuccia | 5) Uscita Modulatore |
| 3) Audio/Video | 6) Registratore a Cassette |
| 7) Porta Utente | |

CONTROLLO PORTA 1		
Pin	Tipo	Note
1	JOYA0	MAX. 50mA
2	JOYA1	
3	JOYA2	
4	JOYA3	
5	POT AY	
6	PULSANTE A/LP	
7	+5V	
8	GND	
9	POT AX	

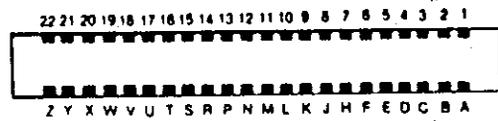
CONTROLLO PORTA 2		
Pin	Tipo	Note
1	JOYB0	MAX. 50mA
2	JOYB1	
3	JOYB2	
4	JOYB3	
5	POT BY	
6	PULSANTE B	
7	+5V	
8	GND	
9	POT BX	



CARTRIDGE EXPANSION SLOT

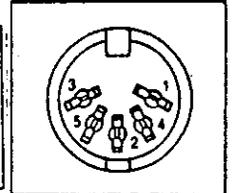
Pin	Type
12	BA
13	DMA
14	D7
15	D6
16	D5
17	D4
18	D3
19	D2
20	D1
21	D0
22	GND

Pin	Type
1	GND
2	+5V
3	+5V
4	IRQ
5	R/W
6	Dot Clock
7	I/O 1
8	GAME
9	EXROM
10	I/O 2
11	ROML



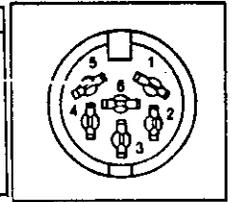
AUDIO/VIDEO

Pin	Type	Note
1	LUMINANCE	
2	GND	
3	AUDIO OUT	
4	VIDEO OUT	
5	AUDIO IN	



SERIAL I/O

Pin	Type
1	SERIAL SRQIN
2	GND
3	SERIAL ATN IN/OUT
4	SERIAL CLK IN/OUT
5	SERIAL DATA IN/OUT
6	RESET

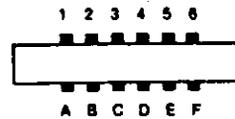


Pin	Type
N	A9
P	A8
R	A7
S	A6
T	A5
U	A4
V	A3
W	A2
X	A1
Y	A0
Z	GND

Pin	Type
A	GND
B	ROMH
C	RESET
D	NMI
E	S 02
F	A15
H	A14
J	A13
K	A12
L	A11
M	A10

CASSETTE

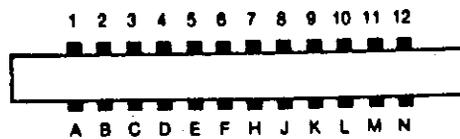
Pin	Type
A-1	GND
B-2	+5V
C-3	CASSETTE MOTOR
D-4	CASSETTE READ
E-5	CASSETTE WRITE
F-6	CASSETTE SENSE



USER I/O

Pin	Type	Note
1	GND	
2	+5V	MAX. 100 mA
3	RESET	
4	CNT1	
5	SP1	
6	CNT2	
7	SP2	
8	PC2	
9	SER. ATN IN	
10	9 VAC	MAX. 100 mA
11	9 VAC	MAX. 100 mA
12	GND	

Pin	Type	Note
A	GND	
B	FLAG2	
C	PB0	
D	PB1	
E	PB2	
F	PB3	
H	PB4	
J	PB5	
K	PB6	
L	PB7	
M	PA2	
N	GND	



APPENDICE J

CONVERSIONE DEI PROGRAMMI DAL BASIC STANDARD DEL COMMODORE 64

Se si è in possesso di programmi scritti in un BASIC non-Commodore, può essere necessaria qualche modifica prima di farli "girare" sul COMMODORE 64. Quelle seguenti sono alcune note tese alla semplificazione di questa conversione.

DIMENSIONI STRINGA

Cancellare tutte le istruzioni usate per la dichiarazione della lunghezza delle stringhe. Un'istruzione come DIM A\$(I,J), che dimensiona una schiera stringa di J elementi di lunghezza I, deve essere convertita nell'istruzione del BASIC Commodore DIM A\$(J).

Alcuni BASIC usano per la concatenazione di stringhe una virgola o una &; entrambi devono essere cambiate con +, essendo quest'ultimo l'operatore del BASIC Commodore per la concatenazione di stringhe.

Nel BASIC del COMMODORE 64 le funzioni MID\$, RIGHT\$ e LEFT\$ sono usate per estrarre sottostringhe da stringhe. Forme del tipo A\$(I), per accedere all'I-esimo carattere, o come A\$(I,J), per estrarre una sottostringa di A\$ dalla posizione I alla posizione J, devono essere modificati nel modo seguente:

ALTRI BASIC

A\$(I)=X\$
A\$(I,J)=X\$

BASIC DEL COMMODORE 64

A\$=LEFT\$(A\$,I-1)+X\$+MID\$(A\$,I+1)
A\$=LEFT\$(A\$,I-1)+X\$+MID\$(A\$,I+1)

ASSEGNAZIONI MULTIPLE

Per impostare B e C uguali a zero, alcuni BASIC consentono istruzioni della forma:

```
10 LET B=C=0
```

Il COMMODORE 64 interpreta il secondo segno "=" come un operatore logico ed imposta B=-1 quando C=0; di conseguenza, un'assegnazione multipla come la precedente deve essere convertita in:

```
10 C=0 : B=0
```

ISTRUZIONI MULTIPLE

Al contrario di altri BASIC, che separano le istruzioni multiple con una barra rovescia (), il BASIC del COMMODORE 64 separa con due punti (:) tutte le istruzioni multiple di una linea.

FUNZIONI MAT

I programmi che usano le funzioni MAT, disponibili su alcuni BASIC, devono essere riscritti usando il ciclo FOR...NEXT.

APPENDICE K

MESSAGGI DI ERRORE

BAD DATA Da un file aperto si sono ricevuti dei dati stringa, quando il programma era in attesa di dati numerici.

BAD SUBSCRIPT Tentativo del programma di fare riferimento ad un elemento di una schiera il cui numero e' al di fuori delle dimensioni specificate nell'istruzione DIM.

CAN'T CONTINUE Il comando CONT non e' in grado di funzionare, o perche' il programma non e' "girato" per il verificarsi di un errore, o perche' e' stata editata una linea.

DEVICE NOT PRESENT Il dispositivo di I/O richiesto non e' disponibile per OPEN, CLOSE, CMD, PRINT#, INPUT# o GET#

DIVISION BY ZERO La divisione per zero non e' consentita, trattandosi di un'operazione matematica non definita.

EXTRA IGNORED Sono stati battuti troppi tipi di dati in risposta ad un'istruzione INPUT. Vengono accettati solamente i tipi che corrispondono alle variabili definite nella INPUT; gli altri, eccedenti, vengono persi.

FILE NOT FOUND Si e' trovato un indicatore di FINE-NASTRO durante la ricerca di un file su cassetta. Se invece si opera su disco, non c'e' nessun file con quel nome sul disco considerato.

FILE NOT OPEN Il file specificato in un'istruzione CLOSE, CMD, PRINT#, INPUT# o GET# deve essere ancora aperto.

FILE OPEN Tentativo di apertura di un file usando il numero di un file gia' aperto.

FORMULA TOO COMPLEX L'espressione stringa che viene valutata deve essere divisa in almeno due parti, in modo che il sistema la possa trattare; oppure, si sono incontrate troppe parentesi nello svolgimento di una formula.

ILLEGAL DIRECT L'istruzione INPUT puo' essere usata solamente all'interno di un programma, e non in modo diretto.

ILLEGAL QUANTITY Un numero usato come argomento di una funzione o di un'istruzione e' al di fuori delle dimensioni consentite.

LOAD Si sono incontrate delle difficolta' nel caricamento di un programma da nastro.

NEXT WITHOUT FOR Errore generato: dalla non corretta nidificazione dei cicli, oppure dal nome di una variabile nell'istruzione NEXT che non corrisponde a quella dell'istruzione FOR

NOT INPUT FILE Tentativo di lettura, tramite INPUT o GET, di un file specificato solamente "output"

NOT OUTPUT FILE Tentativo di scrittura, tramite PRINT, di un file specificato solamente "input".

OUT OF DATA Si e' eseguita un'istruzione READ a dati di un'istruzione DATA inesistente; oppure non ci sono altre istruzioni DATA da leggere.

OUT OF MEMORY Non c'e' piu' memoria RAM disponibile per un programma o delle variabili; questo errore si verifica anche se ci sono troppi cicli FOR nidificati, oppure quando ci sono troppi GOSUB pendenti contemporaneamente.

OVERFLOW Il risultato di un calcolo e' maggiore di 1.70141884E+38.

REDIM'D ARRAY Una schiera puo' essere dimensionata solamente una volta. Se una variabile schiera viene usata prima del dimensionamento della schiera stessa, viene eseguita automaticamente un'operazione DIM su quella schiera, che imposta a dieci il numero degli elementi di quella schiera. Conseguentemente, la successiva DIM causa questo errore.

REDO FROM START E' stato battuto un dato carattere durante un'istruzione INPUT che aspettava dati numerici. Basta ribattere il corretto valore di ingresso, ed il programma riparte automaticamente.

RETURN WITHOUT GOSUB Si e' incontrata un'istruzione RETURN senza l'impostazione preventiva di un comando GOSUB.

STRING TOO LONG Una stringa puo' contenere fino a 255 caratteri.

?SYNTAX ERROR Il COMMODORE 64 non riconosce un'istruzione: c'e' una parentesi in piu' o in meno, si e' scritta male una parola chiave, ecc.

TYPE MISMATCH Si verifica quando si usa un numero al posto di una stringa, o viceversa.

UNDEF'D FUNCTION Si e' fatto riferimento ad una funzione definita dall'utente senza che questa fosse stata definita usando l'istruzione DEF FN.

UNDEF'D STATEMENT Tentativo di salto (GOTO/GOSUB) o di lancio (RUN) di un numero di linea precedente

VERIFY Il programma su nastro o su disco non corrisponde a quello correntemente in memoria.

APPENDICE L

SPECIFICHE DEL CIRCUITO MICROPROCESSORE 6510

DESCRIZIONE

Il 6510 e' un microcomputer in grado di risolvere una vasta gamma di problemi relativi a sistemi di piccola dimensione e al controllo di periferiche, di costo minimo per l'utente.

Una porta di I/O bidirezionale a 8 bit e' locata sul circuito con Registro di Uscita all'indirizzo 0000 ed il Registro Direzione Dati all'indirizzo 0001. La porta di I/O e' programmabile bit per bit.

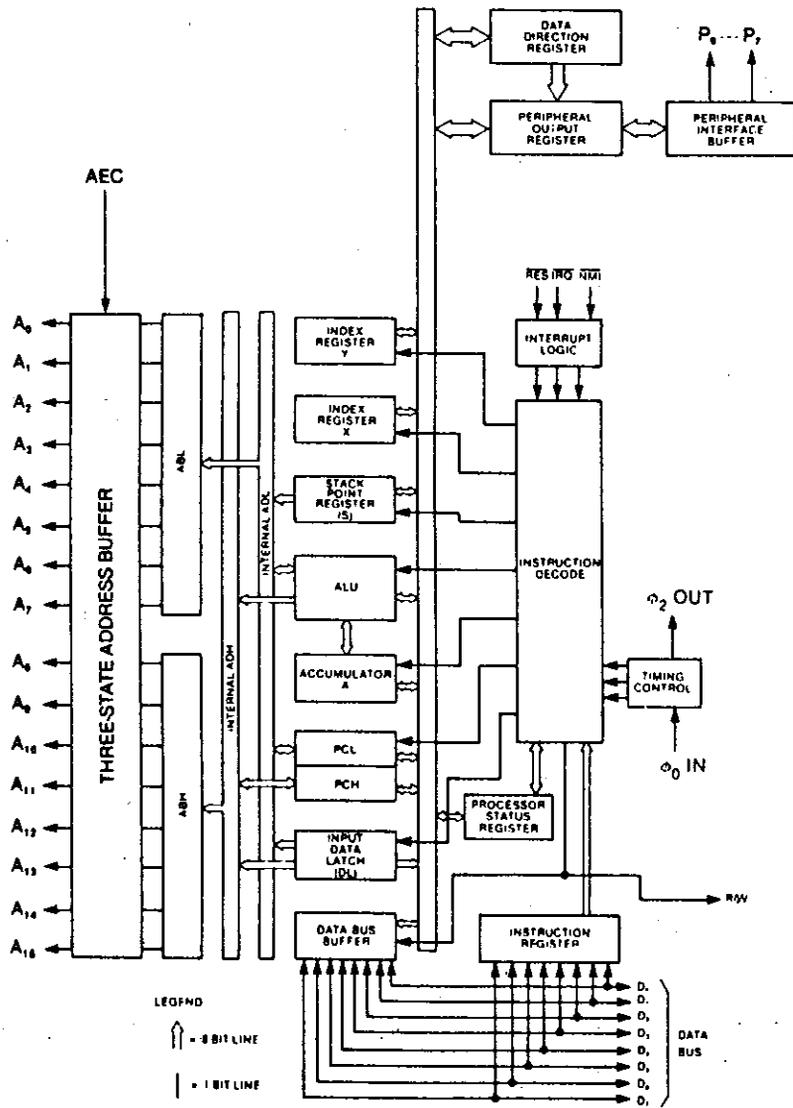
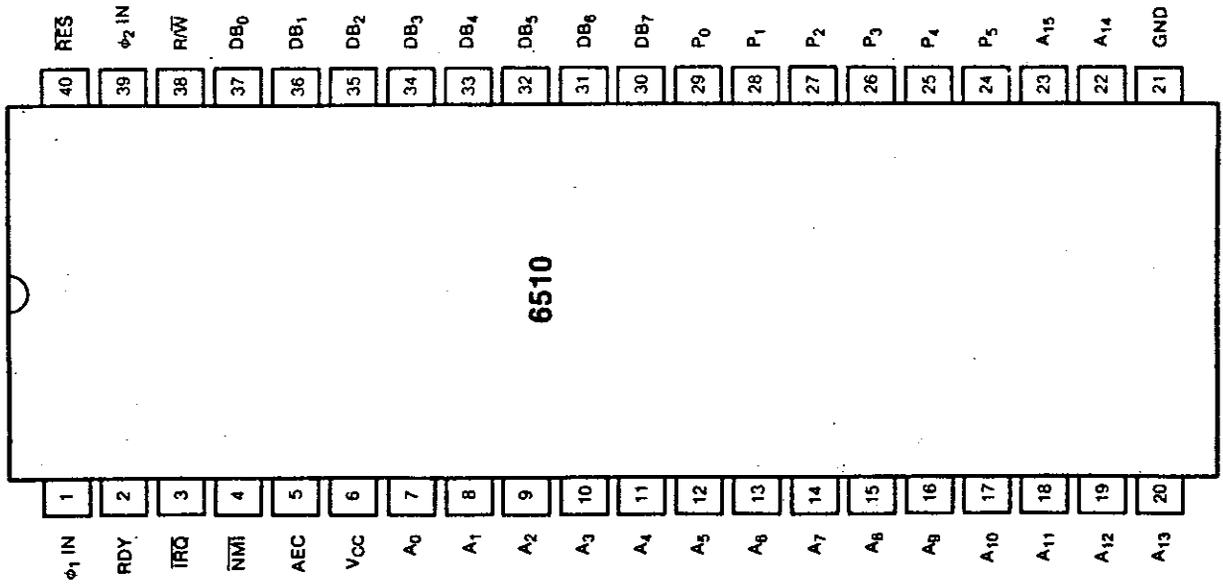
Il bus di indirizzi a tre stati consente un accesso diretto alla memoria (Direct Memory Access, DMA), ed ai sistemi multiprocessore la divisione di una memoria comune.

L'architettura interna del Microprocessore e' identica alla Tecnologia MOS del 6502, assicurando cosi' la compatibilita' del software.

CARATTERISTICHE DEL 6510

- * Porta di I/O bidirezionale a 8 bit
- * Alimentazione singola a +5 Volts
- * N canali, porta al silicio, tecnologia ad impoverimento di campo
- * Elaborazione parallela a 8 bit
- * 56 istruzioni
- * Aritmetica decimale e binaria
- * 13 modi di indirizzamento
- * Capacita' di indicizzazione reale
- * Puntatore allo stack programmabile
- * Stack di lunghezza variabile
- * Capacita' di interruzione
- * Bus Dati bidirezionale a 8 bit
- * Capacita' di accesso diretto alla memoria
- * Bus compatibile con M6800
- * Architettura "pipeline"
- * Funzionamento a 1 e 2 Mhz
- * Uso con qualunque tipo di memoria veloce

PIN CONFIGURATION



CARATTERISTICHE DEL 6510

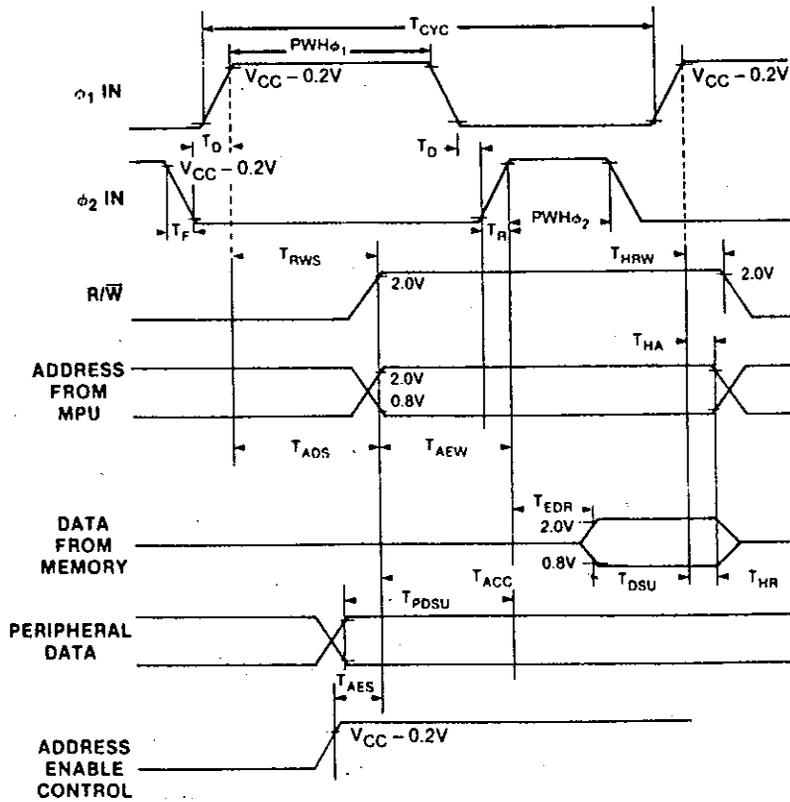
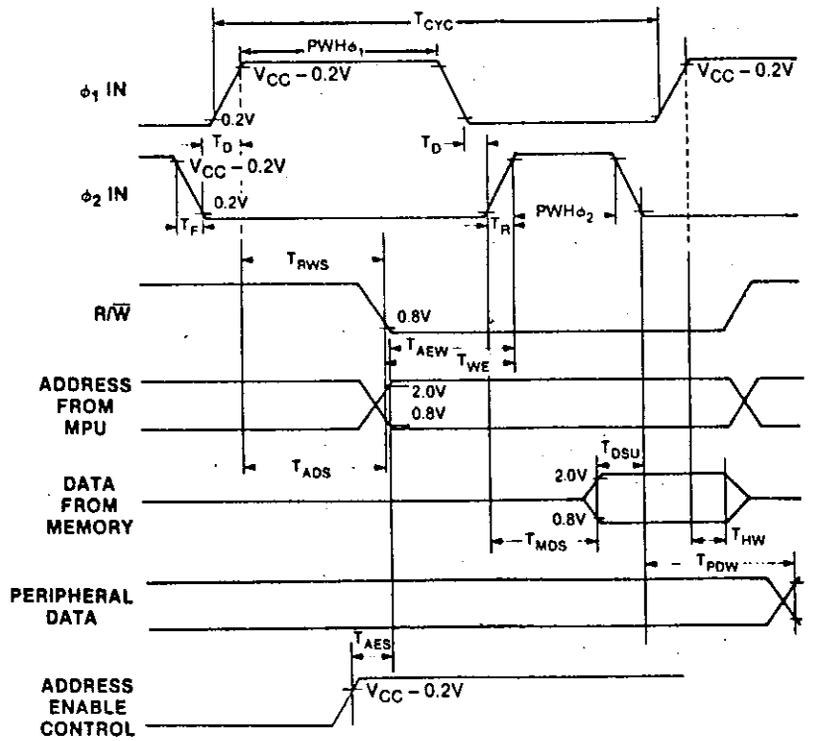
CARATTERISTICHE DI MASSIMA			
CARATTERISTICA	SIMBOLO	VALORE	UNITA
Tensione di Alimentazione	Vcc	-0.3...+0.7	Vdc
Tensione di Ingresso	Vin	-0.3...+0.7	Vdc
Temperatura di Funzionamento	Ta	0...+70	Gc
Temperatura di Registrazione	Tstg	-55...+150	Gc

NOTA: Questo dispositivo contiene una protezione di ingresso contro il danneggiamento da alto voltaggio statico o campi elettrici; tuttavia, si devono prendere precauzioni per evitare l'applicazione di voltaggi superiori al massimo consentito

CARATTERISTICHE ELETTRICHE (VCC = 5.0 V ± 5%, VSS = 0, Ta = 0...+70 C)

CARATTERISTICHE	SIMBOLO	MIN.	TIP.	MAX.	UNITA
Tensione alta di ingresso: a) Per <u>O1, O2</u> b) Per RES, IRQ, P0-P7, Dati	Vih "	Vcc-0.2 Vss+2.0	- -	Vcc+1.0 -	Vdc Vdc
Tensione bassa di ingresso: a) Per $\phi 1, \phi 2_{in}$ b) Per RES, IRQ, P0-P7, Dati	Vil Vil	Vss-0.3 -	- -	Vss+0.2 Vss+0.8	Vdc Vdc
Perdita di corrente all'ingresso (Vin=0...5.25V, Vcc=5.25V) a) Logico b) Per $\phi 1, \phi 2_{in}$	Iin "	- -	- -	2.5 100	nA nA
Corrente di ingresso dei tre stati (OFF) (Vin=0.4...2.4V, Vcc=5.25V) Linee Dati	Iisi	-	-	10	nA
Tensione alta di uscita (Ioh=-100 μ A _{dc} , Vcc=4.75V) Dati, P0-P7, R/W, A0-A15	Voh	Vss+2.4	-	-	Vdc
Tensione bassa di uscita (Iol=1.6mA _{dc} , Vcc=4.75V) Dati, P0-P7, R/W, A0-A15	Vol	-	-	Vss+0.4	Vdc
Corrente di alimentazione	Icc	-	-	125	mA
Capacità (Vin=0, Ta=25Gc, f=1Mhz) a) Logico, P0-P7 b) Dati c) A0-A15, R/W d) $\phi 1$ e) $\phi 2$	C Cin Cout C $\phi 1$ C $\phi 2$	- - - - -	- - - - -	10 15 12 50 80	pF " " " "

CICLO DEL CLOCK



(VCC = 5 V ± 5%, VSS = 0 V, Ta = 0..70 C)

CLOCK TIMING

1MHz TIMING

2MHz TIMING

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	UNITS
Cycle Time	T _{CYC}	1000	—	—	500	—	—	ns
Clock Pulse Width (Measured at V _{CC} - 0.2V)	φ1	430	—	—	215	—	—	ns
	φ2	470	—	—	235	—	—	ns
Fall Time, Rise Time (Measured from 0.2V to V _{CC} - 0.2V)	T _F , T _R	—	—	25	—	—	15	ns
Delay Time between Clocks (Measured at 0.2V)	T _D	0	—	—	0	—	—	ns

READ/WRITE TIMING (LOAD = 1TTL)

1MHz TIMING

2MHz TIMING

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.	UNITS
Read/Write Setup Time from 6508	T _{RWS}	—	100	300	—	100	150	ns
Address Setup Time from 6508	T _{ADS}	—	100	300	—	100	150	ns
Memory Read Access Time	T _{ACC}	—	—	575	—	—	300	ns
Data Stability Time Period	T _{DSU}	100	—	—	50	—	—	ns
Data Hold Time-Read	T _{HR}	—	—	—	—	—	—	ns
Data Hold Time-Write	T _{HW}	10	30	—	10	30	—	ns
Data Setup Time from 6510	T _{MDS}	—	150	200	—	75	100	ns
Address Hold Time	T _{HA}	10	30	—	10	30	—	ns
R/W Hold Time	T _{HRW}	10	30	—	10	30	—	ns
Delay Time, Address valid to φ2 positive transition	T _{AEW}	180	—	—	—	—	—	ns
Delay Time, φ2 positive transition to Data valid on bus	T _{EDR}	—	—	395	—	—	—	ns
Delay Time, Data valid to φ2 negative transition	T _{DSU}	300	—	—	—	—	—	ns
Delay Time, R/W negative transition to φ2 positive transition	T _{WE}	130	—	—	—	—	—	ns
Delay Time, φ2 negative transition to Peripheral Data valid	T _{PDW}	—	—	1	—	—	—	μs
Peripheral Data Setup Time	T _{PDSU}	300	—	—	—	—	—	ns
Address Enable Setup Time	T _{AES}	—	—	60	—	—	60	ns

DESCRIZIONE DEL SEGNALE

TIMER ()

Il 6510 richiede un timer a due fasi non sovrapposte che funziona ad un voltaggio pari a Vcc.

BUS INDIRIZZO (A0-A15)

Uscite TTL-compatibili, in grado di pilotare un carico TTL standard a 130 pF.

BUS DATI (D0-D7)

Vengono usati 8 pin. Il bus e' bidirezionale; trasferisce dati dal dispositivo alle periferiche e viceversa. Uscite: buffer a tre stati in grado di pilotare un carico TTL standard a 130 pF.

RIPRISTINO

Ingresso usato per il ripristino o l'avvio del microprocessore dopo una caduta di tensione. Durante il tempo in cui questa linea di trasmissione e' mantenuta bassa, viene inibita la scrittura da o per il microprocessore. Quando all'ingresso viene rinvenuto un margine positivo, il microprocessore attiva subito la sequenza di ripristino.

Dopo un tempo di inizializzazione del sistema pari a sei cicli del timer, viene impostato l'indicatore della maschera di interruzione, ed il microprocessore carica il contatore di programma dalle locazioni del vettore memoria FFFC e FFFD. Questa locazione e' l'inizio del controllo del programma.

Dopo che Vcc ha raggiunto 4.75V in una routine di accensione, il ripristino deve essere mantenuto basso per almeno due cicli del timer. Dopodiche' il segnale di R/W (lettura/scrittura) viene convalidato.

Quando il segnale di ripristino viene alzato a seguito di questi due cicli del temporizzatore, il microprocessore procede con la normale procedura di ripristino descritta sopra.

RICHIESTA DI INTERRUZIONE (IRQ)

Questo ingresso del livello TTL richiede l'inizio di una sequenza di interruzione nel microprocessore, che tuttavia completa l'istruzione corrente, la quale viene eseguita prima che la richiesta di interruzione venga riconosciuta. Al momento del riconoscimento, viene esaminato il bit della maschera di interruzione nel registro del Codice di Stato. Se l'indicatore della maschera di interruzione non e' impostato, il microprocessore inizia una sequenza di "interrupt". Il contatore del programma ed il Registro di Stato del processore sono registrati nello stack. Il microprocessore, allora, imposta alto l'indicatore della maschera di interruzione in modo che non possano avvenire altre interruzioni. Alla fine di questo ciclo, il contatore basso di programma viene caricato dalla locazione FFFE, quello alto dalla locazione FFFF; il controllo del programma viene percio' trasferito al vettore di memoria locato a questi indirizzi.

CONTROLLO DI ABILITAZIONE DELL'INDIRIZZO (AEC)

Il bus indirizzo e' valido solo quando il controllo di abilitazione dell'indirizzo e' alto. Se tale controllo e' basso, il bus indirizzo e' in uno stato di alta impedenza. Questa caratteristica permette facili sistemi di DMA e multiprocessore.

PORTA I/O (P0-P7)

Per la porta periferica vengono usati 8 pins, in modo da trasferire dati ai dispositivi periferici e viceversa. Il Registro di Output e' locato in RAM all'indirizzo 0001 ed il Registro Direzione Dati all'indirizzo 0000. Le uscite sono in grado di pilotare un carico TTL standard a 130 pF.

LETTURA/SCRITTURA (R/W)

Questo segnale e' generato dal microprocessore per controllare la direzione dei trasferimenti dei dati sul Bus Dati. Questa linea di trasmissione e' sempre alta, meno quando il microprocessore sta scrivendo da memoria ad un dispositivo periferico.

MODI DI INDIRIZZAMENTO

INDIRIZZAMENTO DELL'ACCUMULATORE - Forma di indirizzamento rappresentata da un'istruzione di un byte, che implica un'operazione sull'accumulatore.

INDIRIZZAMENTO IMMEDIATO - L'operando e' contenuto nel secondo byte dell'istruzione, senza che siano richiesti ulteriori indirizzamenti di memoria.

INDIRIZZAMENTO ASSOLUTO - Il secondo byte dell'istruzione specifica gli 8 bit bassi dell'indirizzo effettivo, mentre il terzo byte specifica gli 8 bit alti. Percio', il modo indirizzamento assoluto permette di accedere a tutti i 65K bytes della memoria indirizzabile.

INDIRIZZAMENTO DI PAGINA ZERO - Le istruzioni di questa pagina consentono codici e tempi di esecuzione piu' brevi, semplicemente prelevando il secondo byte dell'istruzione ed assumendo un byte di indirizzo di altezza zero. Un uso oculato della Pagina Zero puo' apportare un aumento significativo dell'efficienza dei codici.

INDIRIZZAMENTO INDICIZZATO DI PAGINA ZERO (INDIRIZZAMENTO X, Y) - Usato in congiunzione al registro indice ed indicato come "Pagina Zero, X" o "Pagina Zero, Y". L'indirizzo effettivo viene calcolato aggiungendo il secondo byte al contenuto del registro indice. Poiche' questa e' una forma dell'indirizzamento di Pagina Zero, il contenuto del secondo byte si riferisce ad una locazione in questa pagina. In aggiunta, a causa della natura di indirizzamento di Pagina Zero di questo modo, non viene sommato alcun riporto agli otto bit alti della memoria, ne' si verifica un superamento dei limiti di pagina.

INDIRIZZAMENTO INDICIZZATO ASSOLUTO (INDIRIZZAMENTO X, Y) - Usato in congiunzione ai registri indice X ed Y ed indicato come "Assoluto, X" e "Assoluto, Y". L'indirizzo effettivo e' formato sommando i contenuti

X e Y all'indirizzo contenuto nel secondo e terzo byte dell'istruzione. Questo modo consente al registro indice di contenere l'indirizzo o valore di conteggio, ed all'istruzione di contenere l'indirizzo base. Questo tipo di indirizzamento consente inoltre di fare riferimento a qualunque locazione, ed all'indice di modificare campi multipli, il che comporta una riduzione della codifica e del tempo di esecuzione.

INDIRIZZAMENTO IMPLICITO - L'indirizzo contenente l'operando e' fissato implicitamente nel codice operativo dell'istruzione.

INDIRIZZAMENTO RELATIVO - Usato solamente con istruzioni di salto per stabilire la destinazione di un salto condizionato.

Il secondo byte dell'istruzione diviene l'operando, che, sotto forma di "offset", viene sommato al contenuto degli 8 bit bassi del contatore di programma quando tale contatore viene impostato alla prossima istruzione. Le dimensioni dell'offset vanno da -128 a +128 bytes a partire dalla prossima istruzione.

INDIRIZZAMENTO INDICIZZATO INDIRETTO (INDIRETTO, X) - Il secondo byte dell'istruzione e' sommato al contenuto del registro indice X, tralasciando il riporto. Il risultato di questa addizione punta ad una locazione di memoria a Pagina Zero il cui contenuto e' costituito dagli 8 bit alti dell'indirizzo effettivo. Entrambi le locazioni di memoria che specificano i bytes alto e basso dell'indirizzo effettivo devono essere a Pagina Zero.

INDIRIZZAMENTO INDIRETTO INDICIZZATO (INDIRETTO, Y) - Il secondo byte dell'istruzione punta ad una locazione di memoria a Pagina Zero. Il contenuto di questa locazione di memoria viene sommato a quello del registro indice Y; il risultato rappresenta gli 8 bit bassi dell'indirizzo effettivo. Il riporto di questa addizione e' sommato al contenuto della successiva locazione di memoria di Pagina Zero; il risultato rappresenta gli 8 bit alti dell'indirizzo effettivo.

INDIRIZZAMENTO INDIRETTO ASSOLUTO - Il secondo byte dell'istruzione contiene gli 8 bit bassi della locazione di memoria; gli 8 bit alti di quella locazione sono contenuti nel terzo byte dell'istruzione. Il contenuto della locazione interamente determinata della memoria e' il byte basso dell'indirizzo effettivo. La locazione di memoria successiva contiene il byte alto dell'indirizzo effettivo, che viene caricato nei 16 bit del contatore di programma.

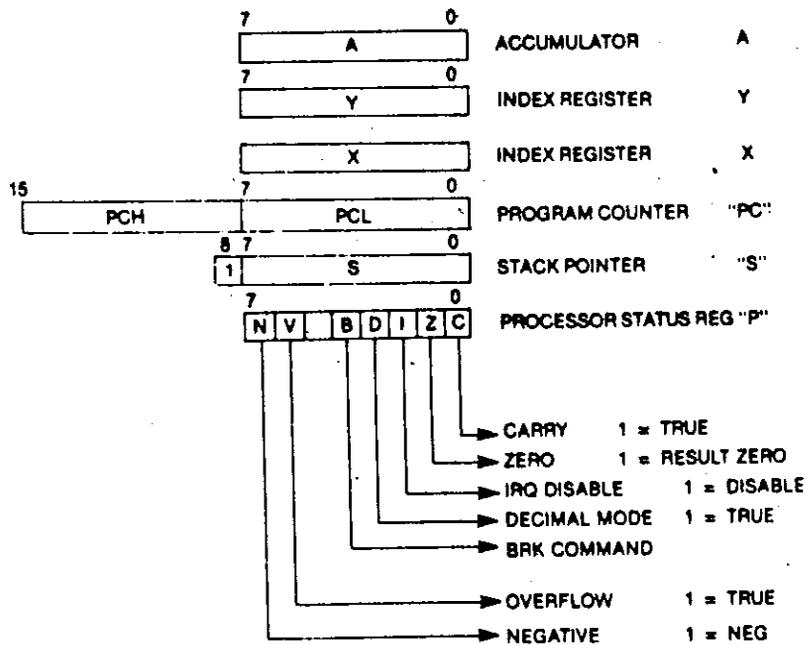
INSIEME DELLE ISTRUZIONI

SEQUENZA ALFABETICA

ADC	Somma la Memoria all'Accumulatore, con Riporto
AND	"AND" fra Memoria ed Accumulatore
ASL	Scorrimento (Shift) a Sinistra di un bit (Memoria o Accumulatore)
BCC	Salto sull'azzeramento del Riporto
BCS	Salto sull'impostazione del Riporto
BEQ	Salto su Risultato Zero
BIT	Confronta i bit nella Memoria con l'Accumulatore
BMI	Salto su Risultato Meno
BNE	Salto su Risultato Non-Zero
BPL	Salto su Risultato Piu'
BRK	Interruzione (break) forzata
BVC	Salto sull'Azzeramento dell'Overflow
BVS	Salto sull'impostazione dell'Overflow
CLC	Azzerà l'Indicatore di Riporto
CLD	Azzerà il Modo Decimale
CLI	Azzerà l'Interruzione e Disabilita il Bit
CLV	Azzerà l'Indicatore di Overflow
CMP	Compara Memoria ed Accumulatore
CPX	Compara Memoria ed Indice X
CPY	Compara Memoria ed Indice Y
DEC	Decrementa la Memoria di uno
DEX	Decrementa l'Indice X di uno
DEY	Decrementa l'Indice Y di uno
EOR	OR esclusivo della Memoria con l'Accumulatore
INC	Incrementa la Memoria di uno
INX	Incrementa l'Indice X di uno
INY	Incrementa l'Indice Y di uno
JMP	Salto a Nuova Locazione
JSR	Salto a Nuova Locazione e salvataggio dell'indirizzo di ritorno
LDA	Carica l'Accumulatore con la Memoria
LDX	Carica l'Indice X con la Memoria
LDY	Carica l'Indice Y con la Memoria
LSR	Scorrimento a Destra (Shift) di un Bit (Memoria o Accumulatore)
NOP	Nessuna Operazione
ORA	OR della Memoria con l'Accumulatore
PHA	Posiziona l'Accumulatore sullo Stack
PHP	Posiziona lo Stato del Processore sullo Stack

PLA	Ritira l'accumulatore dallo Stack
PLP	Ritira lo Stato del Processore dallo Stack
ROL	Ruota a Sinistra di un Bit (Memoria o Accumulatore)
ROR	Ruota a Destra di un Bit (Memoria o Accumulatore)
RTI	Ritorno da un'interruzione
RTS	Ritorno da una Subroutine
SBC	Sottrae la Memoria dall'Accumulatore, con Prestito
SEC	Imposta l'Indicatore di Riporto
SED	Imposta il Modo Decimale
SEI	Imposta lo Stato di Disabilitazione dell'interruzione
STA	Registra l'Accumulatore in Memoria
STX	Registra l'Indice X in Memoria
STY	Registra l'Indice Y in Memoria
TAX	Trasferisce l'Accumulatore all'Indice X
TAY	Trasferisce l'Accumulatore all'Indice Y
TSX	Trasferisce il Puntatore allo Stack all'Indice X
TXA	Trasferisce l'Indice X all'Accumulatore
TXS	Trasferisce l'Indice X al Registro dello Stack
TYA	Trasferisce l'Indice Y all'Accumulatore

MODELLO DI PROGRAMMAZIONE



INSIEME ISTRUZIONI - CODICI OPERATIVI, TEMPI DI ESECUZIONE, REQUISITI DELLA MEMORIA

INSTRUCTIONS		Immediate	Absolute	Zero Page	Accum.	Implied	(Ind.) X	(Ind.) Y	Z. Page, X	Abs. X	Abs. Y	Relative	Indirect	Z. Page, Y	CONDITION CODES						
Mnemonic	Operation	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	N	Z	C	I	D	V
ADC	A ← M ← C ← A (1)	59	5D	65			61	71	75	7D	79					/	/	/	/	/	/
AND	A ← M ← A	29	2D	25			21	31	35	3D	39					/	/	/	/	/	/
ASL	C ← (C) ← 0		0E	06	0A				16	1E						/	/	/	/	/	/
BCC	BRANCH ON C = 0 (2)											90				/	/	/	/	/	/
BCS	BRANCH ON C = 1 (2)											B0				/	/	/	/	/	/
BEO	BRANCH ON Z = 1 (2)											F0				/	/	/	/	/	/
BIT	A ← M		2C	24												/	/	/	/	/	/
BMI	BRANCH ON N = 1 (2)											30				/	/	/	/	/	/
BNE	BRANCH ON Z = 0 (2)											D0				/	/	/	/	/	/
BPL	BRANCH ON N = 0 (2)											10				/	/	/	/	/	/
BRK	See Fig. 11					00										/	/	/	/	/	/
BVC	BRANCH ON V = 0 (2)											50				/	/	/	/	/	/
BVS	BRANCH ON V = 1 (2)											70				/	/	/	/	/	/
CLC	0 ← C						18									/	/	/	/	/	/
CLD	0 ← D						D8									/	/	/	/	/	/
CLI	0 ← I						58									/	/	/	/	/	/
CLV	0 ← V						B8									/	/	/	/	/	/
CMP	A ← M	09	0D	05			C1	D1	05	0D	09					/	/	/	/	/	/
CPX	X ← M	E0	EC	E4												/	/	/	/	/	/
CPY	Y ← M	C0	CC	C4												/	/	/	/	/	/
DEC	M ← 1 ← M		CE	C6					D6	DE						/	/	/	/	/	/
DEX	X ← 1 ← X					CA										/	/	/	/	/	/
DEY	Y ← 1 ← Y					B8										/	/	/	/	/	/
ECR	A ← M ← A (1)	49	4D	45			41	51	55	5D	59					/	/	/	/	/	/
INC	M ← 1 ← M		EE	E6					F6	FE						/	/	/	/	/	/
INX	X ← 1 ← X					E8										/	/	/	/	/	/
INY	Y ← 1 ← Y					C8										/	/	/	/	/	/
JMP	JUMP TO NEW LOC.		4C										6C			/	/	/	/	/	/
JSR	See Fig. 2) JUMP SUB		20													/	/	/	/	/	/
LDA	M ← A (1)	A9	AD	A5			A1	B1	B5	BD	B9					/	/	/	/	/	/

INSTRUCTIONS		Immediate	Absolute	Zero Page	Accum.	Implied	(Ind.) X	(Ind.) Y	Z. Page, X	Abs. X	Abs. Y	Relative	Indirect	Z. Page, Y	CONDITION CODES						
Mnemonic	Operation	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	OP N #	N	Z	C	I	D	V
LDX	M ← X (1)	A2	AE	A6							BE				B6	/	/	/	/	/	/
LDY	M ← Y (1)	A0	AC	A4					B4	BC						/	/	/	/	/	/
LSR	0 ← (C) ← 0 ← C		4E	46	4A				56	5E						/	/	/	/	/	/
NOP	NO OPERATION					EA										/	/	/	/	/	/
ORA	A ← M ← A	09	0D	05			01	11	15	1D	19					/	/	/	/	/	/
PHA	A ← M _S S ← 1 ← S					48										/	/	/	/	/	/
PHP	P ← M _S S ← 1 ← S					08										/	/	/	/	/	/
PLA	S ← 1 ← S M _S ← A					68										/	/	/	/	/	/
PLP	S ← 1 ← S M _S ← P					28										/	/	/	/	/	/
ROL	(C) ← (C) ← 0 ← C		2E	26	2A				36	3E						/	/	/	/	/	/
ROR	(C) ← 0 ← (C) ← C		6E	66	6A				76	7E						/	/	/	/	/	/
RTI	(See Fig. 1) RTRN INT					40										/	/	/	/	/	/
RTS	(See Fig. 2) RTRN SUB					60										/	/	/	/	/	/
SBC	A ← M ← C ← A (1)	E9	ED	E5			E1	F1	F5	FD	F9					/	/	/	/	/	/
SEC	1 ← C						38									/	/	/	/	/	/
SED	1 ← D						F8									/	/	/	/	/	/
SEI	1 ← I						78									/	/	/	/	/	/
STA	A ← M		8D	85			81	91	95	9D	99					/	/	/	/	/	/
STX	X ← M		BE	B6										96		/	/	/	/	/	/
STY	Y ← M		BC	B4					94							/	/	/	/	/	/
TAX	A ← X					AA										/	/	/	/	/	/
TAY	A ← Y					AB										/	/	/	/	/	/
TSX	S ← X					BA										/	/	/	/	/	/
TXA	X ← A					8A										/	/	/	/	/	/
TXS	X ← S					9A										/	/	/	/	/	/
TYA	Y ← A					98										/	/	/	/	/	/

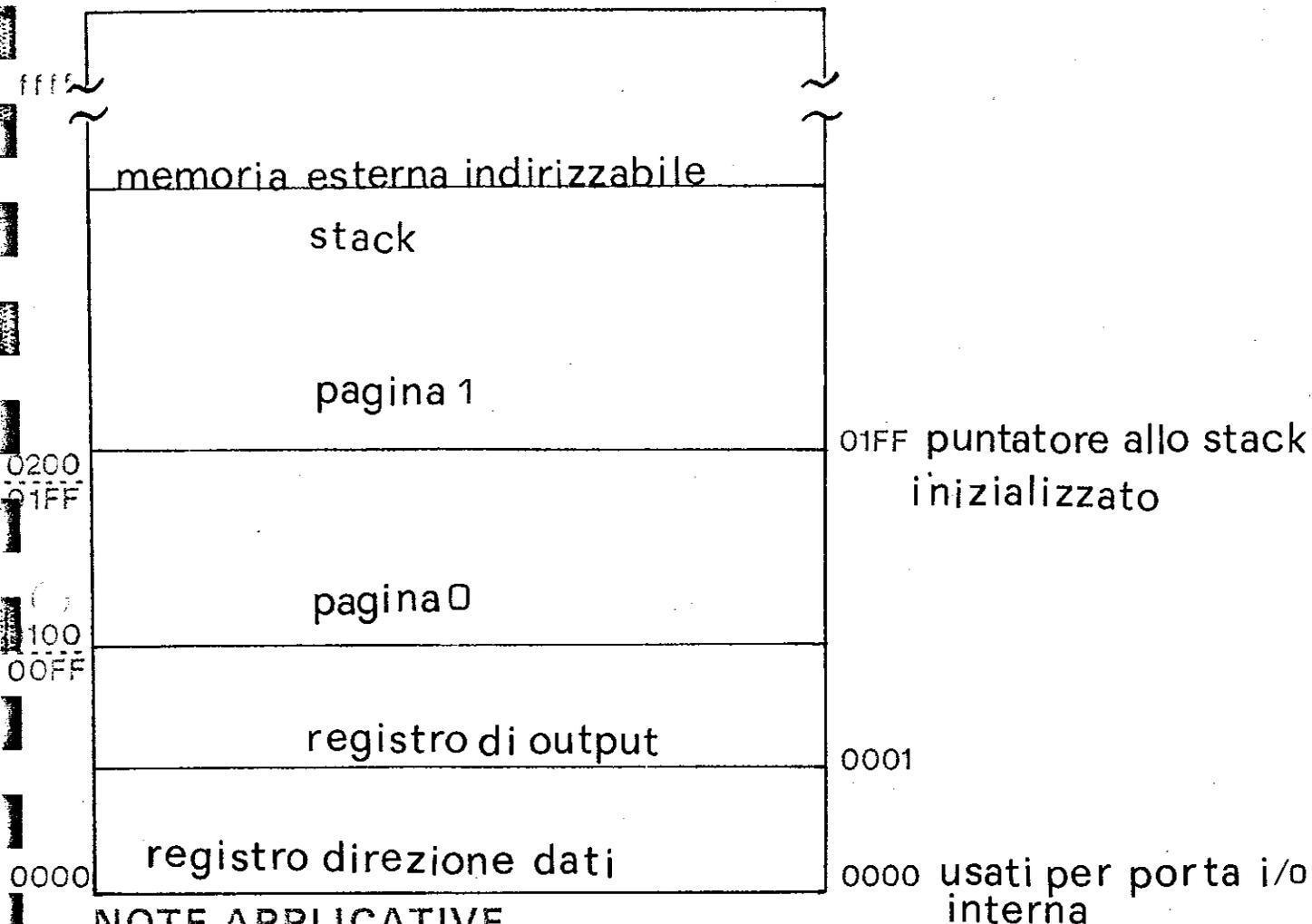
1) ADD 1 TO N IF PAGE BOUNDARY IS CROSSED
 2) ADD 1 TO N IF BRANCH OCCURS TO SAME PAGE
 3) CARRY NOT = BORROW
 4) F N DECIMAL MODE Z FLAG IS INVALID
 ACCUMULATOR MUST BE CHECKED FOR ZERO RESULT

X INDEX X
 Y INDEX Y
 A ACCUMULATOR
 M MEMORY PER EFFECTIVE ADDRESS
 M_S MEMORY PER STACK POINTER

- ADD
 - SUBTRACT
 A AND
 V OR
 V EXCLUSIVE OR

- MODIFIED
 - NOT MODIFIED
 M₇ MEMORY BIT 7
 M₆ MEMORY BIT 6
 N NO CYCLES
 # NO BYTES

NOTA: 1) COMMODORE SEMICONDUCTOR GROUP non si assume responsabilita' sull'uso di CODICI OPERATIVI non definiti.



NOTE APPLICATIVE

Locando il Registro di Uscita alla Porta di I/O interno a Pagina Zero, si migliora il rendimento delle istruzioni di indirizzamento di Pagina Zero del 6510.

Assegnando ai pin di I/O i valori necessari per la predisposizione ad ingresso (usando il Registro di Direzione dei Dato), viene data all'Utente la possibilita' di cambiare il contenuto dell'indirizzo 0001 (Registro di Uscita) usando dispositivi periferici. L'unione di queste due caratteristiche consente la creazione di nuove e versatili tecniche di programmazione, non realizzabili precedentemente.

Il COMMODORE SEMICONDUCTOR GROUP si riserva il diritto di apportare modifiche ad ogni prodotto illustrato, allo scopo di perfezionarne l'affidabilita', la funzione o il progetto. Il COMMODORE SEMICONDUCTOR GROUP non si assume alcuna responsabilita' derivante dall'applicazione o dall'uso di ogni prodotto o circuito descritto, ne' rilascia alcuna licenza sotto i diritti di brevetto propri o altrui.

APPENDICE M

SPECIFICHE DEL CIRCUITO ADATTATORE INTERFACCIA COMPLESSA 6526 (CIA)

DESCRIZIONE

L'Adattatore Interfaccia Complessa CIA 6526 e' un dispositivo interfaccia periferica, compatibile al Bus 65XX, dotato di un timer e di capacita' di I/O estremamente flessibili.

CARATTERISTICHE

- * 16 linee di trasmissione I/O programmabili separatamente
- * "Handshacking" a 8 o 16 bit per lettura/scrittura
- * 2 timer di intervalli a 16 bit, indipendenti e collegabili
- * Orologio a 24 ore (AM/PM) con allarme programmabile
- * Registro di scorrimento a 8 bit per I/O seriale
- * Capacita' di carico di 2 TTL
- * Linee di trasmissione I/O CMOS-compatibili
- * Disponibilita' operativa a 1 o 2 Mhz

PREDISPOSIZIONE

MXS 6526

Intervallo di frequenza
Nessun suffisso = 1 Mhz
A = 2 Mhz

Indicatore Unita' Costitutiva
C = Ceramica
P = Plastica

CONFIGURAZIONE DEI PIN

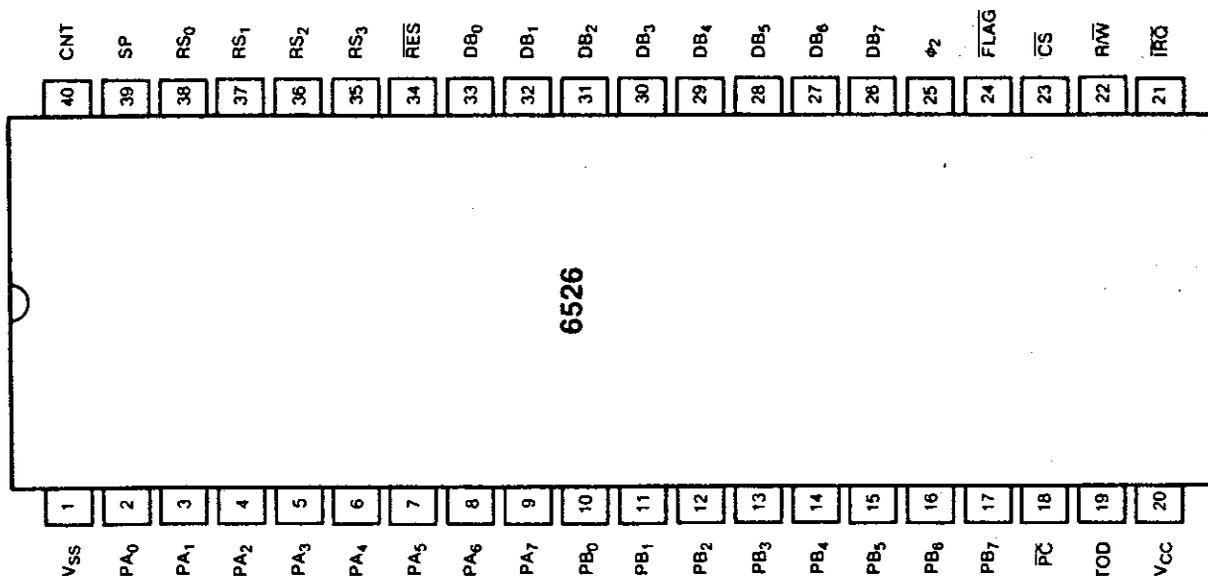
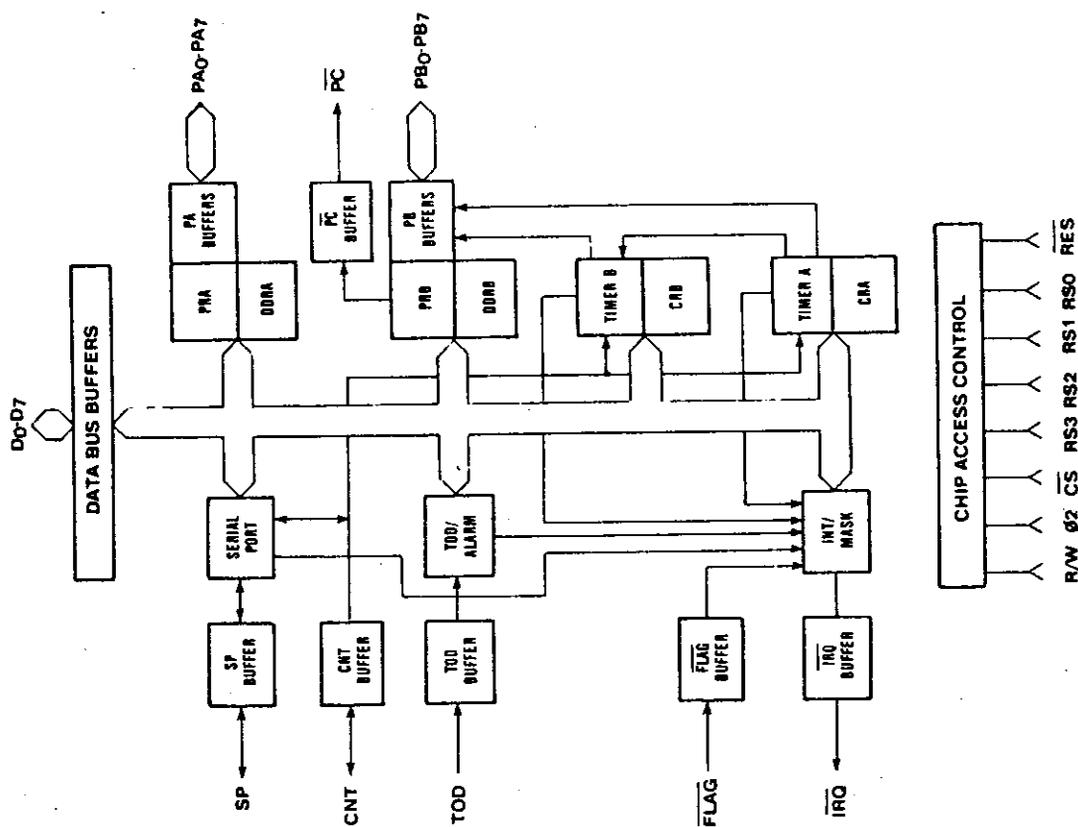


DIAGRAMMA DEL BLOCCO 6526



VALORI MASSIMI

Alimentazione (Vcc)	-0.3V...+7.0V
Tensione di Ingresso/Uscita (Vin)	-0.3V...+7.0V
Temperatura di funzionamento (Top)	0...70 C
Temperatura di registrazione (Tstg)	-55...+150 C

Tutti gli ingressi sono dotati di un circuito di protezione da cariche elettrostatiche; e' consigliabile evitare l'applicazione non necessaria di voltaggi superiori ai limiti di tolleranza.

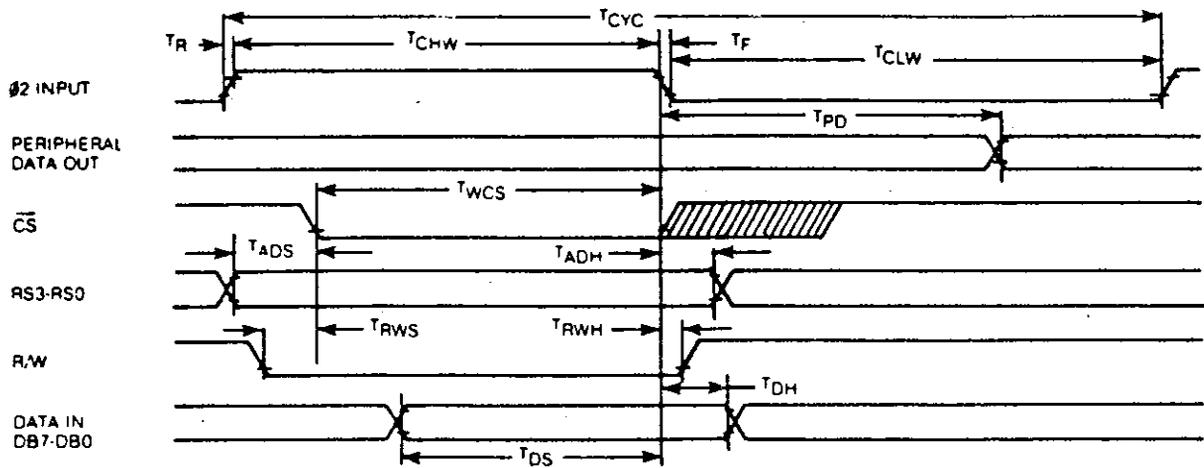
COMMENTO

Tensioni superiori a quelle sopra elencate possono arrecare danni irreparabili al dispositivo. Non è implicita l'operatività funzionale di quest'ultimo, in condizioni analoghe o superiori a quelle indicate nelle sezioni operative di questa Specifica, e l'esposizione per lunghi periodi a condizioni di massima tensione può comprometterne l'affidabilità.

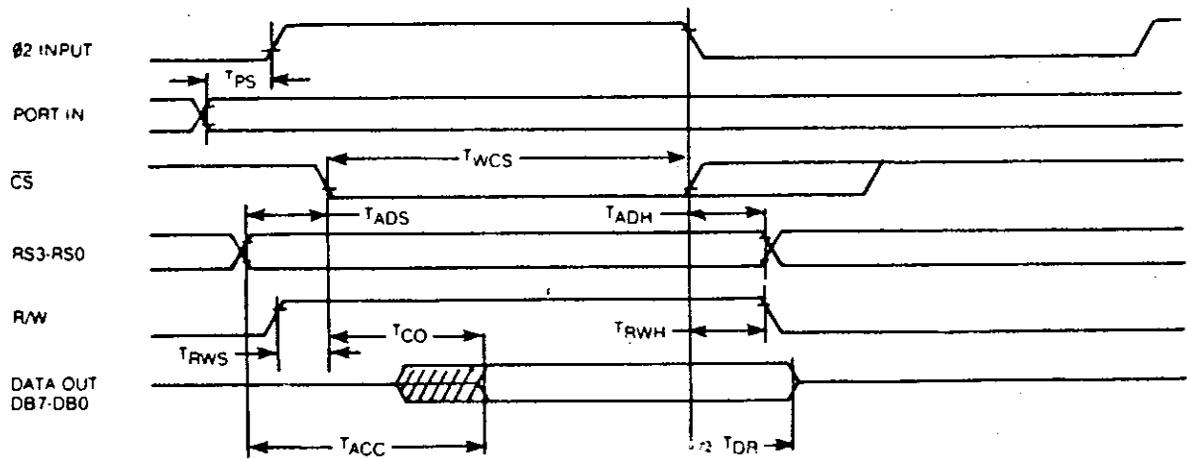
CARATTERISTICHE ELETTRICHE (VCC ± 5%, VSS = 0 V, Ta = 0..70°C)

CARATTERISTICHE	SIMBOLO	MIN.	TIP.	MAX.	UNITÀ
Tensione alta di ingresso	Vih	+2.4	-	Vcc	V
Tensione bassa di ingresso	Vil	-0.3	-	-	V
Perdita di tensione all'ingresso- Vin=Vss+5V (TOD, R/W, FLAG, CS OZ, RES, RS0-RS3)	Iin	-	1.0	2.5	nA
Resistenza pull-up della Porta Ingresso	Rpi	3.1	5.0	-	KOhm
Perdita di tensione all'uscita per Stato ad alta impedenza (Tre Stati) Vin=4...2.4V (DB0-DB7, SP, CNT, IRQ)	I _{tsi}	-	+1.0	+10.0	nA
Tensione alta di uscita Vcc=MIN, Iload < -200nA (PA0-PA7, PC, PB0-PB7, DB0-DB7)	Voh	+2.4	-	Vcc	V
Tensione bassa di uscita Vcc=MIN, Iload < 3.2mA	Vol	-	-	+0.40	V
Tensione alta di uscita (sourcing) Voh > 2.4V (PA0-PA7, PB0-PB7, PC, DB0-DB7)	Ioh	-200	-1000	-	nA
Corrente bassa di uscita (sinking) Vol < 0.4V (PA0-PA7, PC, PB0-PB7, DB0-DB7)	Iol	3.2	-	-	mA
Capacità ingresso	Cin	-	7	10	pF
Capacità uscita	Cout	-	7	10	pF
Corrente di alimentazione	Icc	-	70	100	mA

TEMPO LETTURA



TEMPO SCRITTURA



SEGNALI DELL'INTERFACCIA 6526

O2 - INGRESSO TIMER

Ingresso TTL-compatibile usato per operazioni interne al dispositivo, e come riferimento temporale per la comunicazione con il bus dati del sistema.

CS - INGRESSO SELEZIONE CIRCUITO

Controlla l'attività del 6526. Un basso livello su CS mentre O2 è alto causa la risposta del dispositivo a segnali provenienti dalle linee di lettura-scrittura e degli indirizzi. Se invece CS è alto, viene evitato a queste linee il controllo del 6526. La linea CS è attivata normalmente (bassa) a O2 da un'apposita combinazione dell'indirizzo.

R/W - INGRESSO LETTURA/SCRITTURA

Segnale fornito normalmente dal microprocessore; controlla la direzione del trasferimento dei dati del 6526. Se R/W è alto si ha una lettura (trasferimento fuori dal 6526), se invece è basso si ha una scrittura (trasferimento dentro al 6526).

RS3-RS0 - INGRESSI INDIRIZZO RS3-RS0

Selezionano i registri interni come descritto dalla mappa registri

DB7-DB0 - INGRESSI/USCITE BUS DATI

Gli 8 pin del Bus Dati trasferiscono le informazioni tra il 6526 ed il Bus Dati del sistema. Finché CS è basso e R/W e O2 sono alti, in modo da leggere dal dispositivo, questi pin sono uscite ad alta impedenza. Durante la lettura, vengono abilitati i buffer di uscita del Bus Dati, che DIRIGE tali dati dal registro selezionato sul Bus Dati del sistema.

IRQ - USCITA RICHIESTA DI INTERRUZIONE

Uscita a condotto aperto connessa normalmente all'ingresso di interruzione del processore. Un resistore esterno in conduzione mantiene il segnale alto, permettendo l'interconnessione di uscite IRQ multiple. L'uscita IRQ è normalmente spenta (alta impedenza) ed è attivata bassa nel modo indicato nella descrizione funzionale.

RES - INGRESSO RIPRISTINO

Se il pin RES è basso, vengono azzerati tutti i registri interni. I pin di porta sono impostati a zero come i registri e gli ingressi di porta (anche se una lettura delle porte li imposta tutti alti a causa di conduzioni passive). I registri di controllo del timer sono impostati a zero; il timer li imposta tutti a uno, salvandoli in un registro tampone e ripristinando tutti gli altri a zero.

CARATTERISTICHE DI SINCRONIZZAZIONE DEL 6526

CARATTERISTICA	SIMBOLO	1 MHz		2MHz		UNITÀ
		MIN	MAX	MIN.	MAX.	
CLOCK O2						
Tempo del ciclo	Tcyc	1000	20000	500	20000	ns
Tempo di salita e discesa	Tr, Tf	-	25	-	25	ns
Ampiezza di pulsazione del clock (alto)	Tchw	420	10000	200	10000	ns
Ampiezza di pulsazione del clock (basso)	Tclw	420	10000	200	10000	ns
CICLO DI SCRITTURA						
Ritardo di uscita da O2	Tpd	-	1000	-	500	ns
CS basso mentre O2 alto	Twcs	420	1000	200	-	ns
Tempo preparazione ind	Tads	0	-	0	-	ns
Tempo conservazione ind	Tadh	10	-	5	-	ns
Tempo preparazione R/W	Trws	0	-	0	-	ns
Tempo conservazione R/W	Trwh	0	-	0	-	ns
Tempo preparazione Bus Dati	Tds	150	-	75	-	ns
Tempo conservazione Bus Dati	Tdh	0	-	70	-	ns
CICLO DI LETTURA						
Tempo preparazione Porta	Tps	300	-	150	-	ns
CS basso mentre O2 alto (2)	Twcs	420	-	20	-	ns
Tempo preparazione ind	Tads	0	-	0	-	ns
Tempo conservazione ind	Tadh	10	-	5	-	ns
Tempo preparazione R/W	Trws	0	-	0	-	ns
Tempo conservazione R/W	Trwh	0	-	0	-	ns
Accesso ai Dati						
Accesso ai Dati da RS3-RS0	Tacc	-	550	-	275	ns
Accesso ai Dati da CS (3)	Tco	-	320	-	150	ns
Tempo rilascio						
Tempo rilascio dei Dati	Tdr	50	-	25	-	ns

- NOTE:
- 1) Tutti i tempi sono riferiti a Vil max e Vih min per gli ingressi, ed a Vol max e Voh min per le uscite.
 - 2) Twcs e' misurato dal piu' recente fra O2 alto e CS basso.
 - 3) Tco e' misurato dal piu' recente fra Or alto e CS basso. Dati validi sono a disposizione solo dopo il piu' recente fra Tacc e Tco.

MAPPA DEI REGISTRI

RS3	RS2	RS1	RS0	REG	NOME	
0	0	0	0	0	PRA	Registro Dati Periferici A
0	0	0	1	1	PRB	Registro Dati Periferici B
0	0	1	0	2	DDRA	Registro Direzione Dati A
0	0	1	1	3	DDRB	Registro Direzione Dati B
0	1	0	0	4	TA LO	Registro basso del Timer A
0	1	0	1	5	TA HI	Registro alto del Timer A
0	1	1	0	6	TB LO	Registro basso del Timer B
0	1	1	1	7	TB HI	Registro alto del Timer B
1	0	0	0	8	TOD10TH	Registro Decimi di Secondo
1	0	0	1	9	TOD SEC	Registro dei Secondi
1	0	1	0	A	TOD MIN	Registro dei Minuti
1	0	1	1	B	TOD HR	Registro delle Ore
1	1	0	0	C	SDR	Registro Dati Seriali
1	1	0	1	D	ICR	Reg. Controllo Interruz.
1	1	1	0	E	CRA	Registro di Controllo A
1	1	1	1	F	CRB	Registro di Controllo B

DESCRIZIONE FUNZIONALE DEL 6526

PORTE DI I/O (PRA, PRB, DDRA, DDRB)

Le porte A e B consistono ognuna di un Registro Dati Periferici (PR) a 8 bit, e di un Registro Direzione Dati (DDR), anch'esso a 8 bit. Se un bit del DDR e' impostato a 1, il corrispondente bit del PR e' impostato ad uscita; se un bit del DDR e' zero, il corrispondente bit del PR e' impostato ad ingresso. Su una LETTURA, il PR riflette l'informazione presente sugli attuali pin di porta (PA0-PA7, PB0-PB7) sia per i bit di ingresso che per quelli di uscita. Le porte A e B montano dei dispositivi sia in conduzione passiva che in conduzione attiva, fornendo cosi' la compatibilita' sia con CMOS che con TTL. Oltre alle normali operazioni di I/O, PB6 e PB7 forniscono anche funzioni di uscita al timer.

«HANDSHACKING»

L'"handshacking" sul trasferimento dati puo' essere realizzato usando il pin di uscita PC ed il pin di ingresso FLAG. PC rimane basso per un ciclo, in modo da seguire una lettura o una scrittura della PORTA B. Questo segnale puo' essere usato per indicare "dati disponibili" alla PORTA B o "dati accettati" dalla PORTA B. L'"handshacking" su trasferimenti di dati a 16 bit (usando la PORTA A e la PORTA B) puo' essere eseguito leggendo o scrivendo sempre la PORTA A per prima. FLAG e' un ingresso sensibile al fianco negativo di un impulso; puo' essere usato per la ricezione dell'uscita di un altro 6526, o come ingresso di un interruttore di uso generale. Qualunque transizione negativa di FLAG imposta il bit di interruzione di FLAG.

REG	NOME	D7	D6	D5	D4	D3	D2	D1	D0
0	PRA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
1	PRB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
2	DDRA	DPA7	DPA6	DPA5	DPA4	DPA3	DPA2	DPA1	DPA0
3	DDRB	DPB7	DPB6	DPB5	DPB4	DPB3	DPB2	DPB1	DPB0

TIMER DI INTERVALLO (TIMER A, TIMER B)

Ogni timer di intervallo e' formato da un contatore del Timer a sola lettura a 16 bit, e da un "latch" del Timer a sola scrittura a 16 bit. I dati scritti per il timer sono trattenuti nel "latch" del timer stesso, mentre i dati letti da quest'ultimo costituiscono il contenuto attuale del Contatore del Timer. I Timer possono essere usati singolarmente o in collegamento per operazioni estese. I vari modi del Timer consentono la generazione di lunghi tempi di ritardo, pulsazioni di ampiezza variabile, treni di pulsazioni e forme d'onda di frequenza variabile. Utilizzando l'ingresso CNT, i Timer sono in grado di contare pulsazioni esterne, oppure misurare frequenza, ampiezza di pulsazione e tempi di ritardo di segnali esterni. Ciascun Timer ha un registro di controllo associato, che fornisce un controllo indipendente delle seguenti funzioni:

* START/STOP

Un bit di controllo permette al microprocessore di avviare o arrestare il Timer ad ogni istante.

* PB ON/OFF

Un bit di controllo permette all'uscita del Timer di apparire su una linea di uscita della PORTA B (PB6 per il Timer A e PB7 per il Timer B). Questa funzione si sovrappone al bit di controllo del DDRB, forzando ad uscita la linea di PB adatta.

* BISTABILE/PULSAZIONE

Un bit di controllo seleziona l'uscita applicata alla PORTA B. Quando si verifica un "underflow" in ogni Timer, l'uscita puo' entrare in una condizione bistabile, oppure generare una singola pulsazione positiva della durata di un ciclo. L'uscita bistabile e' impostata alta tutte le volte che il timer viene avviato ed impostato basso da RES.

* MONOSTABILE/CONTINUO

Un bit di controllo seleziona tutti e due i modi del Timer. Nel modo monostabile, il Timer esegue un conteggio alla rovescia dal valore trattenuto a zero, genera un'interruzione, ricarica il valore trattenuto e ripete la procedura, continuamente.

* CARICAMENTO FORZATO

Un bit selettore permette al "latch" del Timer di essere caricato ad ogni istante nel contatore del Timer, che quest'ultimo sia in funzione o no.

* MODO INGRESSO

Un gruppo di bit di controllo consente la selezione del clock usato per decrementare il Timer. Il TIMER A puo' contare 02 segnali di temporizzazione, oppure pulsazioni esterne applicate al pin CNT. Il TIMER B puo' contare 02 pulsazioni, pulsazioni esterne del CNT, pulsazioni di "underflow" del Timer A o pulsazioni di "underflow" del Timer A mentre il pin CNT viene tenuto alto.

Il "latch" del Timer viene caricato nel Timer stesso al verificarsi di qualunque "underflow" di tale Timer, in seguito ad un caricamento forzato o ad una scrittura sul byte alto del "prescaler" mentre il Timer e' fermo. Se quest'ultimo e' avviato, una scrittura sul byte alto carica il latch del Timer, ma non ricarica il contatore.

READ (TIMER)

REG NOME

4	TA LO	TAL7	TAL6	TAL5	TAL4	TAL3	TAL2	TAL1	TAL0
5	TA HI	TAH7	TAH6	TAH5	TAH4	TAH3	TAH2	TAH1	TAH0
6	TB LO	TBL7	TBL6	TBL5	TBL4	TBL3	TBL2	TBL1	TBL0
7	TB HI	TBH7	TBH6	TBH5	TBH4	TBH3	TBH2	TBH1	TBH0

WRITE (PRESCALER)

REG NOME

4	TA LO	PAL7	PAL6	PAL5	PAL4	PAL3	PAL2	PAL1	PAL0
5	TA HI	PAH7	PAH6	PAH5	PAH4	PAH3	PAH2	PAH1	PAH0
6	TB LO	PBL7	PBL6	PBL5	PBL4	PBL3	PBL2	PBL1	PBL0
7	TB HI	PBH7	PBH6	PBH5	PBH4	PBH3	PBH2	PBH1	PBH0

CLOCK TEMPO DEL GIORNO (TOD)

Il clock TOD e' un timer di uso particolare destinato ad applicazioni in tempo reale. Consiste in un orologio di 24 ore (AM/PM) con risoluzione di 1/10 di secondo. E' organizzato su quattro registri: decimi di secondo, secondi, minuti ed ore. L'indicatore AM/PM si trova nel MSB (Most Significant Byte-byte piu' significativo) del registro delle ore, facilitando il controllo dei bit. Ogni registro esegue la lettura in formato BCD (BINARY CODED DECIMAL) allo scopo di agevolare la conversione per il pilotaggio di video, ecc. Il clock richiede un ingresso esterno di 60 Hz o 50 Hz (programmabili) a livello di TTL, sul pin di TOD, per un accurato controllo del tempo. Inoltre, viene fornito un'allarme programmabile per la generazione di un'interruzione all'istante desiderato. I registri dell'ALLARME sono locati agli stessi indirizzi dei corrispondenti registri del TOD. L'accesso all'ALLARME e' governato da un bit del Registro di Controllo. ALLARME risiede in una memoria a sola scrittura; qualsiasi lettura di un indirizzo TOD provoca la lettura del tempo senza curarsi dello stato del bit di accesso ad ALLARME.

Per un'appropriata impostazione e lettura del TOD, si deve seguire una particolare sequenza di eventi. Non appena si verifica una scrittura sul registro delle Ore, il TOD si ferma automaticamente, ed il clock non riparte fino a dopo che si e' verificata una scrittura sul registro dei decimi di secondo. Cio' assicura sempre la partenza del TOD all'istante desiderato. Poiche' ad ogni istante, rispetto ad un'operazione di lettura, puo' verificarsi un rapporto da uno stadio

all'altro, e' compresa una funzione di intrappolamento nel "latch" che mantenga costanti tutte le informazioni del TOD durante una sequenza di lettura. Ad una lettura delle ore, tutti e quattro i registri del TOD vengono intrappolati nel "latch", rimanendo in questo stato fino a dopo che si e' verificata una scrittura sul registro dei decimi di secondo. Quando i registri di uscita sono intrappolati in un circuito "latch", il clock del TOD continua a contare. Se deve essere letto un solo registro, non ci sono problemi di riporto ed il registro puo' essere letto "al volo", a patto che ogni lettura dalle ore sia seguita da una lettura dei decimi di secondo, in modo da disabilitare l'intrappolamento sul circuito "latch".

READ

REG NOME

8	TOD10THS	0	0	0	0	T8	T4	T2	T1
9	TOD SEC	0	SH4	SH2	SH1	SL8	SL4	SL2	SL1
A	TOD MIN	0	MH4	MH2	MH1	ML8	ML4	ML2	ML1
B	TOD HR	PM	0	0	HH	HL8	HL4	HL2	HL1

WRITE

CRB7=0 TOD

CRB7=1 ALLARME

(Stesso formato di READ)

PORTA SERIALE (SDR)

Sistema bufferizzato di registri di scorrimento sincrono a 8 bit. Il modo ingresso/uscita e' selezionato da un bit di controllo. Nel modo ingresso, il dato presente sul pin di SP e' trasferito nel registro di scorrimento sul fianco dell'impulso in salita del segnale applicato al pin del CNT. Dopo 8 pulsazioni del CNT, il dato contenuto nel registro di scorrimento viene riversato nel Registro Dati Seriali e viene generata un'interruzione. Nel modo uscita, per il generatore di trasmittanza (velocita' di manipolazione di una linea) si usa il Timer A. Il dato e' trasferito sul pin di SP con un tasso di "underflow" pari a 1/2 quello del Timer A. La trasmittanza massima consentita e' 02/4, ma la trasmittanza massima disponibile e' determinata dal carico della linea e dalla velocita' di risposta al dato in ingresso del ricevitore. La trasmissione inizia seguendo una scrittura sul Registro Dati Seriali (ammesso che il Timer A sia in funzione, ed in modo continuo). Il segnale di clock proveniente dal Timer A appare sul pin del CNT come un'uscita. Il dato contenuto nel Registro Dati Seriali viene caricato nel registro di scorrimento, quindi trasferito al pin di SP, dove si verifica una pulsazione del CNT. Il dato trasferito diviene valido sul fianco dell'impulso in discesa del CNT, rimanendo tale fino al fianco dell'impulso in discesa successivo. Dopo 8 pulsazioni successive del CNT, viene generata un'interruzione per indicare che possono essere inviati altri dati. Se il Registro Dati Seriali e' stato caricato con nuove informazioni prima del verificarsi di questa interruzione, i nuovi dati vengono caricati automaticamente nel registro di scorrimento, e la trasmissione continua. Se il microprocessore e' anticipato di un byte rispetto al registro di scorrimento, la trasmissione e' continua. Se dopo l'ottava pulsazione di CNT non ci sono altri dati da trasmettere, CNT ritorna alto e SP rimane al livello del bit dell'ultimo dato trasmesso. Il dato di SDR e' trasferito fuori da MSB (Most Significant Byte-byte piu'

significativo) per primo; anche un dato seriale in ingresso appare in questo formato.

La capacita' bidirezionale della Porta Seriale e del clock di CNT permettono la connessione di molti dispositivi 6526 ad un comune bus di comunicazione seriale, in cui un 6526 funziona come "master" e rappresenta i dati originali ed il Timer, mentre gli altri circuiti 6526 funzionano come "slaves". Sia l'uscita CNT che quella SP sono canali aperti, in modo da consentire la realizzazione di un tale bus comune. Il protocollo per la selezione master/slave puo' essere trasmesso sul bus seriale, oppure attraverso linee dedicate di "handshacking".

REG NOME

C	SDR	S7	S6	S5	S4	S3	S2	S1	S0
---	-----	----	----	----	----	----	----	----	----

CONTROLLO INTERRUZIONE (ICR)

Sul 6526 ci sono 5 livelli di interruzioni: "underflow" dal Timer A, "underflow" dal Timer B, Allarme del TOD, Porta Seriale piena/vuota e FLAG. Un singolo registro provvede alla mascheratura ed all'informazione dell'interruzione. Il Registro Controllo dell'Interruzione e' formato da un registro MASK a sola scrittura e da un registro DATA a sola lettura. Qualunque interruzione imposta il bit corrispondente del registro DATA. Qualunque interruzione abilitata dal registro MASK imposta il bit IR (MSB) del registro DATA ed abbassa il pin di IRQ. In un sistema multicircuito, si puo' interrogare il bit IR per scoprire quale circuito ha generato una richiesta di interruzione. Il registro di interruzione DATA viene azzerato e la linea di trasmissione IRQ ritorna alta, a seguito di una lettura del registro DATA. Poiche' ogni interruzione imposta un bit di interruzione indipendentemente da MASK, ed ognuno di tali bit puo' essere mascherato in maniera selettiva, per evitare la generazione di un'interruzione del microprocessore, e' possibile miscelare interruzioni interrogative ad interruzioni reali. L'interrogazione del bit IR, tuttavia, provoca l'azzeramento del registro DATA; tocca percio' all'Utente proteggere l'informazione contenuta nel registro DATA da qualunque interruzione interrogativa.

Il registro MASK fornisce un comodo controllo dei bit di una singola maschera. Nella scrittura del registro MASK, se il bit 7 (SET/CLEAR) del dato scritto e' a zero, allora viene azzerato ogni bit di maschera scritto a uno, mentre i bit di maschera scritti a zero vengono lasciati immutati. Se il bit 7 del dato scritto e' a UNO, vengono impostati tutti i bit di maschera scritti a uno, lasciando immutati tutti i bit di maschera scritti a zero. Affinche' un indicatore di interruzione imposti IR e generi una Richiesta di Interruzione, si deve impostare il corrispondente bit di MASK.

READ (INT DATA)

REG NOME

D	ICR	IR	0	0	FLG	SP	ALRM	TB	TA
---	-----	----	---	---	-----	----	------	----	----

WRITE (INT MASK)

REG NOME

D	ICR	S/C	X	X	FLG	SP	ALRM	TB	TA
---	-----	-----	---	---	-----	----	------	----	----

REGISTRI DI CONTROLLO

Nel 6526 ci sono due registri di controllo, CRA e CRB, associati rispettivamente al Timer A ed al Timer B. Il formato di ciascun registro e' il seguente:

* CRA:

BIT	NOME	FUNZIONE
0	START	1 = Avvia Timer A, 0 = Arresta Timer A. Automaticamente resettato quando si verifica un "underflow" nel modo monostabile
1	PBON	1 = L'uscita del Timer A appare su PB6, 0 = Operazione normale
2	OUTMODE	1 = Bistabile, 0 = Pulsazione
3	RUNMODE	1 = Monostabile, 0 = Continuo
4	LOAD	1 = Caricamento Forzato (ingresso selettore, non avviene memorizzazione, il bit 4 rilegge sempre uno zero, la scrittura di uno zero non ha effetto)
5	INMODE	1 = Il Timer A conta le transizioni positive di CNT, 0 = Il Timer A conta O2 pulsazioni
6	SPMODE	1 = Uscita Porta Seriale (CNT origina il Timer) 0 = Ingresso Porta Seriale (richiede un Timer esterno)
7	TODIN	1 = Richiesta di clock a 50 Hz sul pin di TOD per tempi di precisione 0 = Richiesta di clock a 60 Hz sul pin di TOD per tempi di precisione

* CRB:

BIT	NOME	FUNZIONE	
(I bit CRB0-CRB4 del Timer B sono identici a CRA0-CRA4, ad eccezione del bit 1, che controlla l'uscita del Timer B su PB7)			
5,6	INMODE	Questi bit selezionano per il Timer B uno dei quattro seguenti modi di ingresso:	
	CRB6	CRB5	
	0	0	Timer B conta O2 pulsazioni
	0	1	Timer B conta le transizioni positive di CNT
	1	0	Timer B conta le pulsazioni di "underflow" del Timer A
	1	1	Timer B conta le pulsazioni di "underflow" del Timer A mentre CNT e' alto
7	ALLARME	1 = Imposta l'ALLARME scrivendo sui registri di TOD 0 = imposta il clock di TOD scrivendo sui registri di quest'ultimo	

		TOD SP		IN		RUN		OUT	
REG	NAME	IN	MODE	MODE	LOAD	MODE	MODE	PB ON	START
E	CRA	0=60Hz 1=50Hz	0=INPUT 1=OUTPUT	0= ϕ 2 1=CNT	1=FORCE LOAD (STROBE)	0=CONT. 1=O.S.	0=PULSE 1=TOGGLE	0=PB, OFF 1=PB, ON	0=STOP 1=START
TA									

		TOD		ALARM IN		MODE		LOAD		MODE		MODE		PB ON		START	
REG	NAME	IN	MODE	MODE	LOAD	MODE	MODE	PB ON	START								
F	CRB	0=TOD 1=ALARM	0 1 1	0= ϕ 2 1=CNT 0=TA 1=CNT·TA	1=FORCE LOAD (STROBE)	0=CONT. 1=O.S.	0=PULSE 1=TOGGLE	0=PB, OFF 1=PB, ON	0=STOP 1=START								
TB																	

Tutti i bit di un registro che non sono utilizzati vengono lasciati inalterati dalla scrittura e forzati a zero dalla lettura.

Il COMMODORE SEMICONDUCTOR GROUP si riserva il diritto di apportare modifiche ad ogni prodotto illustrato, allo scopo di perfezionarne l'affidabilità, la funzione o il progetto. Il COMMODORE SEMICONDUCTOR GROUP non si assume alcuna responsabilità derivante dall'applicazione o dall'uso di ogni prodotto o circuito descritto, e non rilascia alcuna licenza sotto i diritti di brevetto propri o altrui.

APPENDICE N

SPECIFICHE DEL CIRCUITO 6566/6567 (VIC-II)

I dispositivi 6566/6567 sono circuiti di controllo del colore del video, di uso generale per quanto riguarda sia le applicazioni di terminali video, sia i Video Games. Entrambi i dispositivi contengono 47 registri di controllo, accessibili da un bus standard a 8 bit (65XX) del microprocessore, che accedono fino a 16K di memoria per le informazioni del video. I vari modi di operare e le opzioni di ogni modo sono descritte di seguito.

MODO CARATTERE VIDEO

Questo modo consente al 6566/6567 di prelevare i PUNTATORI CARATTERE dall'area della MATRICE VIDEO della memoria, convertendoli negli indirizzi locazione carattere a punti nell'area di memoria CARATTERE BASE ampia 2048 bytes. La matrice video e' composta da 1000 locazioni consecutive della memoria, contenenti ognuna un puntatore carattere a 8 bit. La locazione della matrice video all'interno della memoria e' definita nel registro 24 (\$18 HEX) da VM13-VM10, utilizzati come i 4 MSB dell'indirizzo della matrice video. I 10 bit bassi sono provvisti di un contatore interno (VC9-VC0), che avanza attraverso le 1000 locazioni carattere. Da notare che il 6566/6567 mette a disposizione 14 uscite indirizzo; per una completa decodifica della memoria del sistema, pertanto, puo'essere necessaria una parte aggiuntiva hardware del sistema.

INDIRIZZI DEL PUNTATORE CARATTERE

A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00
VM13	VM12	VM11	VM10	VC9	VC8	VC7	VC6	VC5	VC4	VC3	VC2	VC1	VC0

Il puntatore carattere a 8 bit consente la disponibilita' simultanea fino a 256 differenti definizioni carattere. Ogni carattere e' una matrice di 8 punti X 8, registrata nella base carattere sotto forma di 8 bytes consecutivi. La locazione della base carattere e' definita nel registro 24 da CB13-CB11, usati per i 3 bit piu' significativi dell'indirizzo della base carattere. Gli 11 indirizzi bassi sono formati dal puntatore carattere a 8 bit proveniente dalla matrice video (D7-D0), che seleziona un particolare carattere, e da un contatore del quadro televisivo a 3 bit, che seleziona uno degli otto bytes carattere. I caratteri risultanti vengono formattati in 25 righe di 40 colonne ciascuna. Oltre al puntatore carattere a 8 bit, ad ogni locazione della matrice video (ciascuna locazione deve essere larga 12 bit) e' associato un SEMBYTE COLORE, che definisce per ogni carattere uno fra 16 colori.

INDIRIZZI DEI DATI CARATTERE

A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00
CB13	CB12	CB11	D7	D6	D5	D4	D3	D2	D1	D0	RC2	RC1	RC0

MODO CARATTERE STANDARD (MCM = BMM = ECM = 0)

Questo modo consente agli otto bytes sequenziali della base carattere di essere visualizzati direttamente sulle otto righe di ogni regione carattere. Quando il colore selezionato dal semibyte colore (primo piano) viene visualizzato, a causa della presenza di un bit a 1 (vd. Tavola Codici Colore), un bit a 0 provoca la visualizzazione del colore di fondo #0 (dal registro 33 [921 HEX]).

FUNZIONE	BIT DEL CARATTERE	COLORE VISUALIZZATO
Fondo	0	Colore di Fondo #0 (registro 33 [921 HEX])
Primo Piano	1	Colore selezionato dai 4 bit colore

Ogni carattere, perciò, possiede un unico colore, determinato dal semibyte colore fra i 16 a disposizione; tutti i caratteri hanno un colore di fondo comune.

MODO CARATTERE MULTICOLORE

Questo modo aumenta la flessibilità del colore, consentendo la visualizzazione di caratteri fino a 4 colori, anche se di risoluzione ridotta. Il modo multicolore viene scelto impostando a 1 il bit MCM del registro 22 [916 HEX]; ciò provoca una diversa interpretazione dei dati a punti memorizzati nella base carattere. Se l'MSB del semibyte colore è a 0, il carattere viene visualizzato come descritto nel modo carattere standard, consentendo una miscelazione dei due modi (mettendo però a disposizione solo gli 8 colori di ordine basso). Quando invece l'MSB del semibyte colore è a 1 (se cioè MCM è tale che $MSB(CM)=1$), i bit carattere sono interpretati nel modo multicolore:

FUNZIONE	COPPIA DI BIT DEL CARATTERE	COLORE VISUALIZZATO
Fondo	00	Colore di Fondo #0 (registro 33 [921 HEX])
Fondo	01	Colore di Fondo #1 (registro 34 [922 HEX])
Primo Piano	10	Colore di Fondo #2 (registro 35 [923 HEX])
Primo Piano	11	Colore specificato dai 3 LSB del semibyte colore

Poiché sono necessari due bit per la specificazione del colore di un punto, il carattere viene ora visualizzato come una matrice 4 X 8, in cui ogni punto ha una misura orizzontale doppia rispetto al modo standard. Da notare tuttavia che, in questo caso, ogni regione carattere può contenere 4 differenti colori, 2 di fondo e 2 di primo piano (vd. priorità di MOB).

MODO COLORE ESTESO (ECM = 1, BMM = MCM = 0)

Questo modo consente la selezione dei singoli colori di fondo per ogni regione carattere, nella normale risoluzione carattere 8 X 8. Questo modo e' selezionato impostando a 1 il bit ECM del registro 17 (911 HEX). Il dato carattere a punti viene visualizzato come nel modo carattere standard (il colore di primo piano, determinato dal semibyte colore, viene visualizzato a causa della presenza di un bit dato a 1), ma i 2 MSB del puntatore carattere sono usati per scegliere il colore di fondo di ogni regione carattere, come illustrato qui di seguito:

COPPIA MSB DEL PUNT. CARATTERE	COLORE DI FONDO VISUALIZZATO A CAUSA DEL BIT A 0
00	Colore di Fondo #0 (registro 33 [921])
01	Colore di Fondo #1 (registro 34 [922])
10	Colore di Fondo #2 (registro 35 [923])
11	Colore di Fondo #3 (registro 36 [924])

Poiche' i due MSB dei puntatori carattere sono usati per l'informazione del colore, sono disponibili solamente 64 differenti definizioni di carattere. Il 6566/6567 forza a 0 CB10 e CB9 indipendentemente dai valori originali del puntatore, in modo che siano accessibili solamente la prime 64 posizioni carattere. Con il Modo Colore Esteso, ogni carattere ha uno dei 16 colori di fondo definibili individualmente, ed uno dei 4 colori di primo piano disponibili.

NOTA: I Modi Colore Esteso e Multicolore non possono essere attivati simultaneamente

MODO BIT MAP

Nel modo Bit Map, il 6566/6567 preleva i dati dalla memoria con una tecnica diversa, in modo da creare una corrispondenza "uno a uno" tra ogni punto visualizzato ed un bit di memoria. Il modo Bit Map consente una risoluzione di schermo di 320 X 200 (H X V) punti video controllati individualmente. Questo modo viene selezionato impostando a 1 il bit BMM del registro 17 (911 HEX). L'accesso alla MATRICE VIDEO avviene ancora come nel modo carattere, ma i dati della matrice video non sono piu' interpretati come puntatori carattere, bensì come dati del colore. Il CONTATORE DELLA MATRICE VIDEO viene quindi usato come indirizzo, per prelevare i dati a punti per il video dal byte 8000 della BASE VIDEO. L'indirizzo base del video e' formato nel modo seguente:

A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00
CB13	VC9	VC8	VC7	VC6	VC5	VC4	VC3	VC2	VC1	VC0	RC2	RC1	RC0

VCx indica le uscite del contatore della matrice video e RCx il contatore a 3 bit della linea di quadro; CB13 proviene dal registro 24 (918 HEX). Mentre il contatore di quadro si incrementa di uno per ogni linea orizzontale di video (linea di quadro), il contatore della matrice video avanza attraverso le stesse 40 locazioni per otto linee

di quadro, continuando sulle successive 40 locazioni ogni otto linee. In ognuna delle 8 locazioni sequenziali, questo indirizzamento viene formattato sullo schermo video in un blocco di 8 X 8 punti.

MODO BIT MAP STANDARD (BMM = 1, MCM = 0)

Quando si usa il Modo Bit Map Standard, l'informazione del colore deriva solamente dai dati registrati nella matrice video (il semibyte colore e' ignorato). Gli otto bit sono divisi in due semibyte, in modo da consentire, in ognuno dei blocchi di 8 X 8 punti, la scelta di due colori indipendenti. Quando un bit della memoria video e' a 0, il colore del punto di output viene impostato dal semibyte meno significativo (piu' basso). Similmente, un bit della memoria video a 1 sceglie il colore di output determinato dall'MSN (Most Significant Nybble-semibyte piu' significativo).

BIT	COLORE DEL VIDEO
0	Semibyte basso del puntatore della matrice video
1	Semibyte alto del puntatore della matrice video

MODO BIT MAP MULTICOLORE (BMM = MCM = 1)

Questo Modo viene selezionato, insieme al bit BMM, impostando a 1 il bit MCM del registro 22 (\$16 HEX). Il Modo Multicolore usa le stesse sequenze di accesso alla memoria viste per il Modo Bit Map Standard, ma interpreta il dato punto nel modo seguente:

COPPIA DI BIT	COLORE DEL VIDEO
00	Colore di Fondo #0 (registro 33 1921 HEX1)
01	Semibyte alto del puntatore della matrice video
10	Semibyte basso del puntatore della matrice video
11	Semibyte colore della matrice video

Da notare che il semibyte colore (DE11-DE8) e' usato per il Modo Bit Map Multicolore. Di nuovo, poiche' si usano due bit per la selezione del colore di un punto, la misura orizzontale di tale punto e' raddoppiata, il che comporta una risoluzione di schermo di 160 X 200 punti (H X V). Utilizzando il Modo Bit Map Multicolore, in ogni blocco di 8 X 8 punti si possono visualizzare tre colori scelti indipendentemente, oltre al colore di fondo.

BLOCCHI DI OGGETTI IN MOVIMENTO

Il Blocco Oggetti Mobili (MOB) e' un particolare tipo di carattere che puo' essere visualizzato in qualunque posizione dello schermo senza le limitazioni tipiche dei Modi Carattere e Bit Map. Si possono visualizzare simultaneamente fino a 18 MOB singoli, ognuno definito da 63 bytes di memoria visualizzati come una schiera di 24 X 21 punti. Una serie di caratteristiche particolari rendono i MOB particolarmente adatti per la grafica su video ed applicazioni ai giochi.

BLOCCO VIDEO DEI MOB

BYTE	BYTE	BYTE
00	01	02
03	04	05
..
..
..
57	58	59
60	61	62

ABILITAZIONE

Ogni MOB puo' essere attivato per il video in maniera selettiva, impostando a 1 il corrispondente bit (MnE) del registro 21 (\$15 HEX). Se il bit MnE e' a 0, non avviene alcuna operazione riguardante il MOB disabilitato.

POSIZIONE

Ogni MOB viene posizionato per mezzo del proprio registro posizione X e Y (vd. Mappa Registro), con una risoluzione di 512 posizioni orizzontali X 256 verticali. La posizione di un MOB e' determinata dall'angolo in alto a sinistra della schiera. Le posizioni X da 23 a 347 (\$17-\$157 HEX) e quelle Y da 50 a 249 (\$32-\$F9 HEX) rientrano nella parte visibile dello schermo. Poiche' non tutte le posizioni visibili di un MOB sono interamente visibili sullo schermo, i MOB possono essere mossi lentamente fuori e dentro lo schermo video.

COLORE

Ogni MOB ha un proprio registro a 4 bit per la determinazione del colore. I due modi colore di un MOB sono:

1) MOB STANDARD (MnMC = 0)

Un bit del MOB a zero consente ad ogni dato di fondo di "trasparire", mentre lo stesso bit a 1 visualizza il colore del MOB determinato dal corrispondente registro colore

2) MOB MULTICOLORE (MnMC = 1)

Ogni MOB puo' essere selezionato individualmente, come MOB multicolore, per mezzo dei bit MnMC del registro 28 (\$1C HEX) del MOB multicolore. Quando il bit MnMC e' a 1, il MOB corrispondente viene visualizzato nel modo multicolore; in questo modo, il dato MOB e' interpretato a coppie (come negli altri modi multicolore) nel modo seguente:

COPPIA DI BIT	COLORE VISUALIZZATO
00	Trasparente
01	MOB Multicolore #0 (registro 37 [\$25 HEX])
10	MOB Colore (registri 39-46 [\$27-\$2E HEX])
11	MOB Multicolore #1 (registro 38 [\$26 HEX])

Poiche' per ogni colore sono necessari due bit, la risoluzione di un MOB viene ridotta a 12 X 21, dove ogni punto orizzontale e' espanso al

doppio della misura standard, in modo da non modificare la grandezza globale del MOB. Da notare che in ogni MOB si possono visualizzare fino a tre colori (oltre al trasparente), ma due di essi vengono spartiti fra tutti i MOB nel Modo Multicolore.

INGRANDIMENTO

Ogni MOB puo' essere ingrandito singolarmente (2X) in entrambi le direzioni (orizzontale e verticale). Due registri contengono i bit di controllo (MnXE, MnYE) dell'ingrandimento:

REGISTRO	FUNZIONE
23 (\$17)	Espansione orizzontale MnXE - 1=Espande, 0=Normale
29 (\$1D)	Espansione verticale MnYE - 1=Espande, 0=Normale

Quando un MOB viene ingrandito, non si realizza alcun aumento di risoluzione. Viene visualizzata la stessa schiera 24 X 21 (q2 X 21 se Multicolore) ma la dimensione globale del MOB viene raddoppiata lungo la direzione desiderata (se un MOB e' contemporaneamente Multicolore ed ingrandito, il punto piu' piccolo di tale MOB puo' essere fino a 4X le dimensioni di un punto standard).

PRIORITÀ

La priorita' di ogni MOB puo' essere controllata individualmente rispetto alle altre informazioni visualizzate provenienti dai Modi Carattere o Bot Map. La priorita' di ogni MOB viene impostata dal corrispondente bit (MnDP) del registro 27 (\$1B HEX) nel modo seguente:

BIT	PRIORITÀ RISPETTO A DATI CARATTERE O BIT MAP
0	Vengono visualizzati dati MOB non trasparenti (MOB davanti)
1	Vengono visualizzati dati MOB non trasparenti solo al posto del colore di fondo #0 o della coppia di bit multicolore 01 (MOB dietro)

PRIORITÀ DATI MOB - VIDEO

MnDP=1	MnDP=0
MOBn Primo Piano Fondo	Primo Piano MOBn Fondo

I bit a 0 del dato MOB (00 nel modo multicolore) sono trasparenti, permettendo cosi' ad ogni altra informazione di essere visualizzata.

I MOB hanno una priorita' fissa gli uni rispetto agli altri; in particolare, il MOB 0 ha priorita' massima ed il MOB 7 ha priorita' minima. Quando i dati di uno o piu' MOB (ad eccezione dei dati trasparenti) sono coincidenti, vengono visualizzati quelli del MOB di numero piu' basso. La priorita' fra due MOB viene esaminata prima della risoluzione della priorita' con dati carattere o bit map.

SCOPERTA DEI PUNTI DI CONTATTO

Si possono scoprire due punti di contatto: MOB contro MOB e MOB contro dati sul video.

- 1) Si ha una collisione fra due MOB quando coincidono dati non trasparenti di output di tali MOB. La coincidenza delle aree trasparenti dei MOB non genera contatto. Quando si genera un contatto, i bit del registro 30 (\$1E HEX) CONTATTO MOB-MOB del MOB vengono impostati a 1 per entrambi i MOB interessati dal contatto; lo stesso avviene, per ogni MOB coinvolto, nel caso di contatti fra piu' MOB. I bit di contatto rimangono impostati fino alla prima lettura del registro di contatto, quando tutti i bit sono automaticamente azzerati. I punti di contatto dei MOB vengono scoperti anche per MOB fuori schermo.
- 2) Il secondo tipo di contatto e' del tipo MOB-DATI; avviene tra un MOB e i dati di primo piano dello schermo provenienti dai modi Carattere o Bit Map. Il registro 31 (\$1F HEX) CONTATTO MOB-DATI ha un bit (MnD) per ogni MOB, che viene impostato a 1 quando coincidono il MOB e i dati dello schermo non di fondo. Di nuovo, la coincidenza di dati trasparenti non genera contatto. Per applicazioni particolari, i dati del video provenienti dalla coppia di bit multicolore 0-1 non causano un contatto. Cio' consente il loro uso come dati dello schermo di fondo senza che interferiscano nei contatti reali dei MOB. Un contatto MOB-DATI puo' avvenire fuori schermo in direzione orizzontale se il dato attuale dello schermo e' stato fatto scorrere fuori schermo (vd. "scrolling"). Il registro CONTATTO MOB-DATI si azzerava automaticamente quando viene letto.

I circuiti "latch" di interruzione del contatto vengono impostati quando il primo bit di entrambi i registri e' impostato a 1. Una volta impostato alto qualunque bit di contatto di un registro, i contatti successivi non impostano il circuito "latch" di interruzione finche' il relativo registro di contatto non viene azzerato da una lettura.

ACCESSO ALLA MEMORIA MOB

I dati di ogni MOB sono registrati in 63 bytes consecutivi della memoria. Ogni blocco di dati del MOB e' definito da un puntatore MOB, locato alla fine della matrice video. Nei Modi video normali, si usano solamente 1000 bytes della memoria video, in modo da consentire alle locazioni 1016-1023 [da (VMbase+\$3F8) a (VMbase+\$3FF)] di essere usate per i puntatori MOB 0-7. Il puntatore a 8 bit proveniente dalla matrice video, insieme ai 6 bit del contatore di byte del MOB (usato per indirizzare i 63 bytes), definiscono l'intero campo indirizzo a 14 bit:

A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00
MP7	MP6	MP5	MP4	MP3	MP2	MP1	MP0	MC5	MC4	MC3	MC2	MC1	MC0

MPx sono i bit del puntatore MOB proveniente dalla matrice video e MCx sono i bit del contatore MOB generato internamente. I puntatori MOB sono letti dalla matrice video alla fine di ogni linea del quadro. Quando il registro posizione Y coincide con il valore corrente della linea di quadro, iniziano i prelievi effettivi dei dati del MOB. I

contatori interni attraversano automaticamente i 63 byte dei dati del MOB, visualizzando 3 bytes per ogni linea del quadro.

ALTRE CARATTERISTICHE

AZZERAMENTO DEL VIDEO

Il video puo' essere azzerato impostando a zero il bit DEN del registro 17 (\$11 HEX). Quando viene azzerato, l'intero schermo viene riempito con il colore esterno, come impostato nel registro 32 (\$20 HEX). Durante l'azzeramento, sono richiesti solamente accessi alla memoria trasparente (Fase 1), in modo da ottenere una piena utilizzazione del processore del bus di sistema. Tuttavia, i dati del MOB consentono l'accesso, ammesso che anch'essi non siano stati disabilitati. Per un'immagine video normale, il bit DEN deve essere impostato a 1.

SELEZIONE RIGA/COLONNA

Il video normale e' costituito da 25 righe di 40 caratteri (o regioni carattere ciascuna). Per particolari applicazioni del video, quest'ultimo puo' essere ridotto a 24 righe per 38 caratteri. Il formato dell'informazione visualizzata non subisce alcun cambiamento, eccezion fatta per i caratteri (bit) adiacenti al bordo esterno, che vengono ricoperti dal bordo stesso. I bit di selezione operano nel modo seguente:

RSEL	NUMERO DI RIGHE	CSEL	NUMERO DI COLONNE
0	24	0	38
1	25	1	40

Il bit RSEL risiede nel registro 17 (\$11 HEX), ed il bit CSEL nel registro 22 (\$16 HEX). Con il video standard si usa di solito la finestra video piu' grande, mentre quella piu' piccola si usa in genere in congiunzione con lo scrolling.

SCROLLING

I dati del video possono essere mossi verso il basso di un intero spazio caratter, sia in orizzontale che in verticale. Quando viene usato in congiunzione con la finestra video piu' piccola, lo "Scrolling puo' essere usato per creare un lento movimento panoramico dei dati sul video, durante l'aggiornamento della memoria del sistema, solamente quando sia richiesta una nuova riga (o colonna) carattere. Lo "scrolling" viene anche usato per centrare uno schermo fisso all'interno della finestra video.

BIT	REGISTRI	FUNZIONE
X2, X1, X0	22 (\$16 HEX)	Posizione orizzontale
Y2, Y1, Y0	17 (\$11 HEX)	Posizione verticale

PENNA OTTICA

L'ingresso penna ottica registra in un circuito "latch" sul fianco di un impulso in caduta la corrente posizione dello schermo, utilizzando una coppia di registri (LPX, LPY). Il registro 19 (\$13 HEX) posizione X contiene gli 8 MSB della posizione X all'istante della transizione. Poiche' la posizione X e' definita da un contatore a 512 posizioni (9 bit), viene formata una risoluzione di due punti orizzontali. Analogamente, la posizione Y viene registrata nel circuito "latch" del registro 20 (\$14 HEX); in questo caso, gli 8 bit forniscono, all'interno dello schermo visibile, una risoluzione di quadro singola. Il circuito "latch" della penna ottica puo' essere "triggerato" solamente una volta per quadro, per cui tutti gli scatti seguenti non avranno alcun effetto. Occorre percio' eseguire diverse prove (mediamente da 3 in su) prima di iniziare ad operare sullo schermo con la penna ottica; il numero delle prove da eseguire varia in base alle caratteristiche della penna ottica impiegata.

REGISTRO DI QUADRO

Il registro di quadro svolge una doppia funzione. La lettura del registro di quadro 18 (\$12 HEX) ritorna gli otto bit bassi della corrente posizione del quadro (MSB-RCB e' locato nel registro 17 (\$11 HEX)). Il registro di quadro puo' essere interrogato per l'implementazione di modifiche del video fuori dall'area visibile, per evitare lo sfarfallamento del quadro. La finestra visibile si estende dalla finestra 51 alla finestra 251 (\$033-\$0F3 HEX). La scrittura dei bit del quadro (comprendente RCB) viene registrata in un circuito "latch", per consentire il loro uso in confronto interno di quadro. Quando il quadro corrente corrisponde al valore registrato, viene impostato il circuito "latch" di interruzione del quadro.

REGISTRO DI INTERRUZIONE

Il Registro di Interruzione mostra lo stato delle quattro sorgenti di interruzione. Le quattro sorgenti di interruzione sono le seguenti:

BIT DI «LATCH»	BIT DI ABILIT.	IMPOSTATO QUANDO:
IRST	ERST	Conteggio del quadro=Conteggio registrato del quadro
IMDC	EMDC	Viene impostato il registro di collisione MOB-DAT (solo per il primo contatto)
IMMC	EMMC	Viene impostato il registro di collisione MOB-MOB (solo per il primo contatto)
(LP	ELP	Si verifica una transizione negativa dell'ingresso LP (una volta per quadro)
IRQ		Viene impostato alto ed abilitato dalla impostazione del circuito "latch" (inverso dell'uscita IRQ/)

Per fare si' che una richiesta di interruzione imposti a zero l'uscita IRQ/, occorre impostare a 1 il corrispondente bit di abilitazione dell'interruzione posto nel registro 26 (\$1A HEX). Una volta impostato, il circuito "latch" di interruzione puo' essere azzerato solamente scrivendo a 1 il corrispondente bit di "latch" nel registro interruzione. Questa caratteristica consente la gestione selettiva delle interruzioni video, senza ricorrere al software per

"ricordare" le interruzioni attive.

RICARICA DINAMICA DELLA RAM

I dispositivi 6566/6567 comprendono un sistema di controllo per la ricarica dinamica della RAM. Per ogni linea del quadro vengono ricaricati 5 indirizzi di riga di 8 bit ciascuno. Questo rapporto garantisce un ritardo massimo di 2.02 msec nella ricarica di ogni singolo indirizzo di riga per uno schema di ricarica a 128 indirizzi (per uno schema a 256 indirizzi, il ritardo massimo di ricarica e' di 3.66 msec). La ricarica e' totalmente trasparente al sistema, in quanto avviene durante la Fase 1 del clock di sistema. Il 6567 genera sia RAS/ che CAS/, che di norma sono connessi direttamente alla RAM dinamica. RAS/ e CAS/ vengono generati per ogni Fase 2 ed ogni accesso ai dati video (compresa la ricarica), in modo da non richiedere la generazione di un clock esterno.

RIPRISTINO

Il bit di ripristino (RES) posto nel registro 32 (\$20 HEX) non viene usato per le normali operazioni. Percio' deve essere impostato a zero all'inizializzazione del circuito video. Quando viene impostato a 1, viene sospesa l'intera operazione del circuito video, comprese uscite e sincronizzazione video, ricarica della memoria ed accesso al bus di sistema.

TEORIA DELL'OPERAZIONE

INTERFACCIA DI SISTEMA

I dispositivi di controllo del video del 6566/6567 interagiscono in maniera particolare con il bus dati del sistema. Un sistema 65XX richiede il bus di sistema solo durante la Fase 2 (clock alto) del ciclo. I dispositivi 6566/6567 traggono vantaggio da questa caratteristica per accedere alla memoria di sistema durante la Fase 1 (clock basso) del ciclo. Percio', operazioni come il trasporto dei dati o la ricarica della memoria sono totalmente trasparenti al processore, e non ne riducono il rendimento funzionale (throughput). I circuiti del video forniscono i segnali di controllo dell'interfaccia necessari al mantenimento di questa condivisione del bus.

I dispositivi del video forniscono il segnale AEC (controllo di abilitazione dell'indirizzo), usato per disabilitare i circuiti pilota del bus indirizzo del processore, i quali consentono al dispositivo video di accedere al bus indirizzo. AEC e' attivo basso, cosi' da permettere la connessione diretta all'ingresso AEC della famiglia 65XX. Il segnale AEC viene normalmente attivato durante la Fase 1, in modo da non influenzare il funzionamento del processore. A causa di questa "condivisione" del bus, tutti gli accessi alla memoria devono essere completati in 1/2 ciclo. Poiche' i circuiti video generano un clock oscillante a 1 MHz (che deve essere usato come Fase 2 del sistema), un ciclo di memoria dura circa 500 msec, compresa la messa a punto dell'indirizzo, l'accesso ai dati e la messa a punto del dispositivo di lettura.

Alcune operazioni del 6566/6567 richiedono dati ad una velocita'

maggiore di quanto disponibile, leggendo solamente durante il tempo della Fase 1; in particolare, cio' vale per l'accesso ai puntatori carattere della matrice video e per il trasporto dei dati MOB. Durante la Fase 2, percio', il processore deve essere disabilitato per consentire l'accesso ai dati. Si ottiene cio' per mezzo del segnale di BA (Bus Available - bus disponibile). In genere la linea BA e' alta, ma durante la Fase 1 viene abbassata per indicare che il circuito video sta per richiedere un accesso ai dati della Fase 2. Per completare tutti gli accessi alla memoria corrente, il processore ha a disposizione tre tempi della Fase 2 dopo che BA e' stato abbassato. Alla quarta Fase 2 dopo che BA e' stato abbassato, il segnale AEC rimane basso durante la Fase 2, quando il circuito preleva i dati. La linea BA e' normalmente connessa all'ingresso RDY di un processore 65XX. I prelievi del puntatore carattere avvengono ogni otto linee di quadro durante l'attivazione di una finestra video, e richiede 40 accessi consecutivi alla Fase 2 per prelevare i puntatori della matrice video. I prelievi dei dati MOB richiedono i quattro seguenti accessi di memoria:

FASE	DATI	CONDIZIONE
1	Puntatore MOB	Tutti i quadri
2	Byte 1 del MOB	Ogni quadro durante la visualizzazione del MOB
1	Byte 2 del MOB	Ogni quadro durante la visualizzazione del MOB
2	Byte 3 del MOB	Ogni quadro durante la visualizzazione del MOB

I puntatori dei MOB vengono prelevati durante ogni altra Fase 1 alla fine di ogni linea di quadro. Come richiesto, i cicli aggiuntivi sono usati per il prelievo dei dati MOB. Nuovamente, tutti i controlli del bus vengono forniti dai dispositivi 6566/6567.

INTERFACCIA DELLA MEMORIA

Le due versioni del circuito interfaccia video, 6566 e 6567, differiscono nelle configurazioni di uscita dell'indirizzo. Il 6566 possiede 13 indirizzi completamente decodificati per la connessione diretta al bus indirizzi del sistema. Il 6567 ha indirizzi multiplexati per la connessione diretta alle RAM dinamiche di 64K. I bit indirizzo meno significativi, A06-A00, sono presenti su A06-A00 mentre e' tenuto basso RAS/, mentre i bit piu' significativi, A13-A08, sono presenti su A05-A00 mentre e' tenuto basso CAS/. I pin A11-A07 sul 6567 sono uscite indirizzo fisse, in modo da permettere la connessione diretta di questi bit ad una ROM convenzionale di 16K (2K X 8) (gli indirizzi bassi necessitano di una registrazione su un circuito "latch" esterno).

INTERFACCIA DEL PROCESSORE

A parte gli accessi speciali alla memoria precedentemente descritti, ai registri del 6566/6567 si puo' accedere in maniera analoga a qualunque altro dispositivo periferico. Vengono forniti i seguenti segnali di interfaccia del processore:

BUS DATI (D87-D30)

Gli otto pin del bus dati costituiscono la porta dati bidirezionale, controllata da CS/, RW e dalla Fase 0. Si puo' accedere al bus dati

solo mentre sono alti AEC e Fase 0, e CS/ e' basso.

SELEZIONE CIRCUITO (CS/)

Il pin di selezione circuito, CS/, e' tenuto basso per abilitare l'accesso ai registri del dispositivo, in congiunzione ai pin indirizzo e RW. Il riconoscimento di un CS/ basso avviene solamente quando AEC e Fase 0 sono alti.

LETTURA/SCRITTURA (R/W)

L'ingresso lettura/scrittura R/W e' usato per determinare la direzione del trasferimento del bus dati, in congiunzione con CS/. Quando R/W e' alto (1), i dati sono trasferiti dal registro selezionato all'uscita del bus dati. Quando R/W e' basso (0), i dati presentati sul pin del bus dati sono registrati nel registro selezionato.

BUS INDIRIZZI (A05-A00)

I 6 pin di indirizzo basso, A05-A00, sono bidirezionali. Durante la lettura o la scrittura del dispositivo video da parte del processore, questi pin indirizzo sono visti come uscite. Il dato presente sulle uscite indirizzo sceglie il registro di lettura o scrittura come definito nella mappa dei registri.

USCITA OROLOGIO (PH0)

L'uscita orologio, Fase 0, e' il clock oscillante a 1 MHz usato come ingresso della Fase 0 dal processore 65XX. Tutte le attivita' del bus di sistema sono riferite a questo clock, la cui frequenza viene generata dividendo per 8 il clock a 8 MHz dell'ingresso del video.

INTERRUZIONI (IRQ)

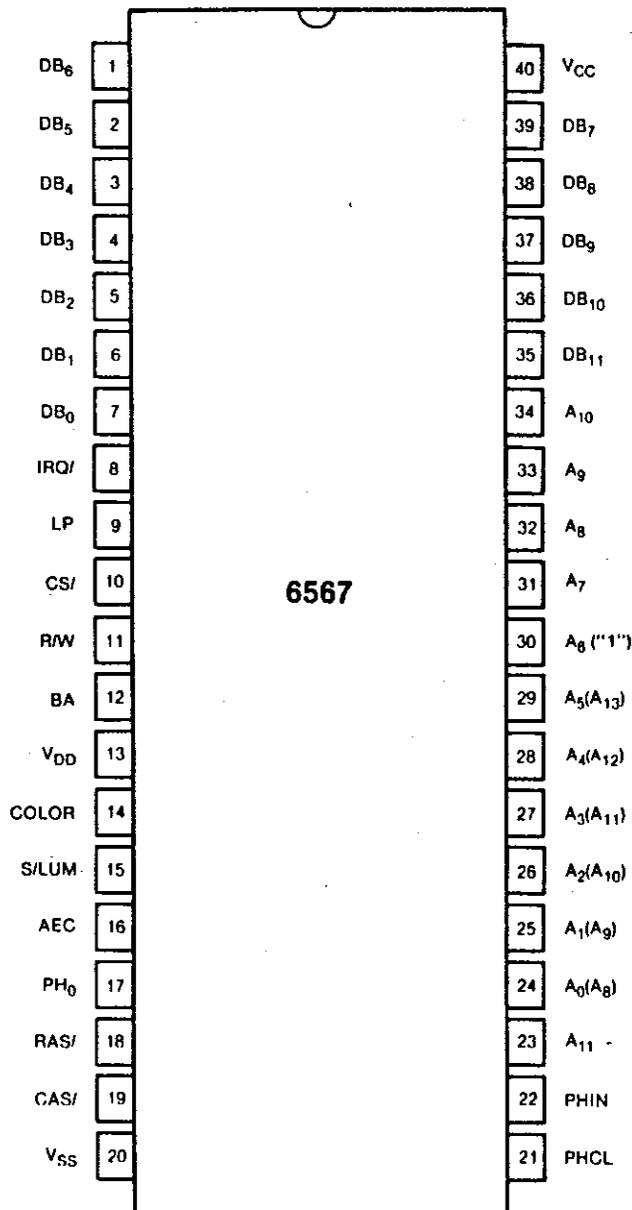
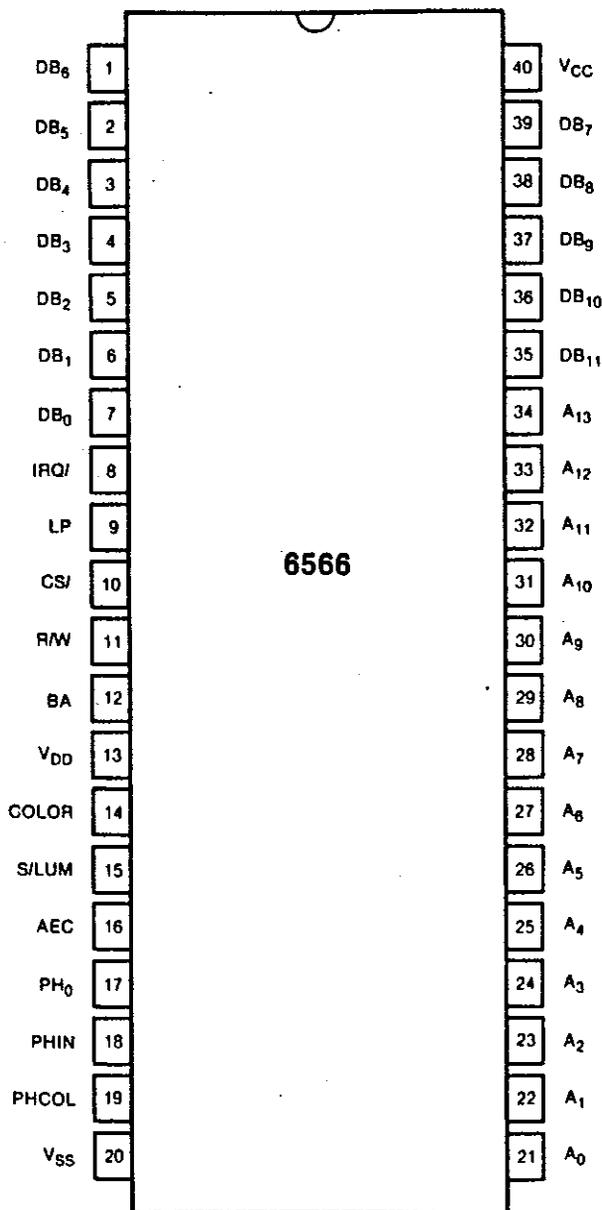
Quando all'interno del dispositivo si verifica l'abilitazione di una sorgente di interruzione, l'uscita interruzione IRQ/ viene tenuta bassa. Questa uscita e' un canale aperto, che richiede un resistore di pull-up.

INTERFACCIA VIDEO

Il segnale video in uscita dal 6566/6567 e' formato da due segnali che, all'esterno, possono essere miscelati. L'uscita SYNC/LUM contiene tutti i dati del video, comprese la sincronizzazione verticale e la luminosita' dello schermo video. SYNC/LUM e' un canale aperto, che richiede un pull-up da 500 Ohm. L'uscita COLORE contiene tutte le informazioni cromatiche, compresi il contrasto del colore ed il colore di tutti i dati del video. L'uscita COLORE e' una sorgente aperta, che deve essere messa a terra con una resistenza di 1000 Ohm. Il segnale risultante da un'oculata miscelazione di questi segnali puo' pilotare direttamente un monitor per l'uso con un televisore standard.

RIASSUNTO DELL'ATTIVITÀ DEL BUS DEL 6566/6567

AEC	PH0	CS/	R/W	AZIONE
0	0	X	X	Prelievo e ricarica della Fase 1
0	1	X	X	Prelievo della Fase 2 (processore OFF)
1	1	0	0	Scrittura sul registro selezionato
1	1	0	1	Lettura dal registro selezionato
1	1	1	X	Nessuna azione



REGISTER MAP

ADDRESS	D87	D86	D85	D84	D83	D82	D81	D80	DESCRIPTION
00 (\$00)	M0X7	M0X6	M0X5	M0X4	M0X3	M0X2	M0X1	M0X0	MOB 0 X-position
01 (\$01)	M0Y7	M0Y6	M0Y5	M0Y4	M0Y3	M0Y2	M0Y1	M0Y0	MOB 0 Y-position
02 (\$02)	M1X7	M1X6	M1X5	M1X4	M1X3	M1X2	M1X1	M1X0	MOB 1 X-position
03 (\$03)	M1Y7	M1Y6	M1Y5	M1Y4	M1Y3	M1Y2	M1Y1	M1Y0	MOB 1 Y-position
04 (\$04)	M2X7	M2X6	M2X5	M2X4	M2X3	M2X2	M2X1	M2X0	MOB 2 X-position
05 (\$05)	M2Y7	M2Y6	M2Y5	M2Y4	M2Y3	M2Y2	M2Y1	M2Y0	MOB 2 Y-position
06 (\$06)	M3X7	M3X6	M3X5	M3X4	M3X3	M3X2	M3X1	M3X0	MOB 3 X-position
07 (\$07)	M3Y7	M3Y6	M3Y5	M3Y4	M3Y3	M3Y2	M3Y1	M3Y0	MOB 3 Y-position
08 (\$08)	M4X7	M4X6	M4X5	M4X4	M4X3	M4X2	M4X1	M4X0	MOB 4 X-position
09 (\$09)	M4Y7	M4Y6	M4Y5	M4Y4	M4Y3	M4Y2	M4Y1	M4Y0	MOB 4 Y-position
10 (\$0A)	M5X7	M5X6	M5X5	M5X4	M5X3	M5X2	M5X1	M5X0	MOB 5 X-position
11 (\$0B)	M5Y7	M5Y6	M5Y5	M5Y4	M5Y3	M5Y2	M5Y1	M5Y0	MOB 5 Y-position
12 (\$0C)	M6X7	M6X6	M6X5	M6X4	M6X3	M6X2	M6X1	M6X0	MOB 6 X-position
13 (\$0D)	M6Y7	M6Y6	M6Y5	M6Y4	M6Y3	M6Y2	M6Y1	M6Y0	MOB 6 Y-position
14 (\$0E)	M7X7	M7X6	M7X5	M7X4	M7X3	M7X2	M7X1	M7X0	MOB 7 X-position
15 (\$0F)	M7Y7	M7Y6	M7Y5	M7Y4	M7Y3	M7Y2	M7Y1	M6Y0	MOB 7 Y-position
16 (\$10)	M7X8	M6X8	M5X8	M4X8	M3X8	M2X8	M1X8	M0X8	MSB of X-position
17 (\$11)	RC8	ECM	BMM	DEN	RSEL	Y2	Y1	Y0	See text
18 (\$12)	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	Raster register
19 (\$13)	LPX8	LPX7	LPX6	LPX5	LPX4	LPX3	LPX2	LPX1	Light Pen X
20 (\$14)	LPY7	LPY6	LPY5	LPY4	LPY3	LPY2	LPY1	LPY0	Light Pen Y
21 (\$15)	M7E	M6E	M5E	M4E	M3E	M2E	M1E	M0E	MOB Enable
22 (\$16)	—	—	RES	MCM	CSEL	X2	X1	X0	See text
23 (\$17)	M7YE	M6YE	M5YE	M4YE	M3YE	M2YE	M1YE	M0YE	MOB Y-expand
24 (\$18)	VM13	VM12	VM11	VM10	CB13	CB12	CB11	—	Memory Pointers
25 (\$19)	IRQ	—	—	—	ILP	IMMC	IMBC	IRST	Interrupt Register
26 (\$1A)	—	—	—	—	ELP	EMMC	EMBC	ERST	Enable Interrupt
27 (\$1B)	M7DP	M6DP	M5DP	M4DP	M3DP	M2DP	M1DP	M0DP	MOB-DATA Priority
28 (\$1C)	M7MC	M6MC	M5MC	M4MC	M3MC	M2MC	M1MC	M0MC	MOB Multicolor Sel
29 (\$1D)	M7XE	M6XE	M5XE	M4XE	M3XE	M2XE	M1XE	M0XE	MOB X-expand
30 (\$1E)	M7M	M6M	M5M	M4M	M3M	M2M	M1M	M0M	MOB-MOB Collision
31 (\$1F)	M7D	M6D	M5D	M4D	M3D	M2D	M1D	M0D	MOB-DATA Collision
32 (\$20)	—	—	—	—	EC3	EC2	EC1	EC0	Exterior Color
33 (\$21)	—	—	—	—	B0C3	B0C2	B0C1	B0C0	Bkgd #0 Color
34 (\$22)	—	—	—	—	B1C3	B1C2	B1C1	B1C0	Bkgd #1 Color
35 (\$23)	—	—	—	—	B2C3	B2C2	B2C1	B2C0	Bkgd #2 Color
36 (\$24)	—	—	—	—	B3C3	B3C2	B3C1	B3C0	Bkgd #3 Color
37 (\$25)	—	—	—	—	MM03	MM02	MM01	MM00	MOB Multicolor #0
38 (\$26)	—	—	—	—	MM13	MM12	MM11	MM10	MOB Multicolor #1
39 (\$27)	—	—	—	—	M0C3	M0C2	M0C1	M0C0	MOB 0 Color
40 (\$28)	—	—	—	—	M1C3	M1C2	M1C1	M1C0	MOB 1 Color
41 (\$29)	—	—	—	—	M2C3	M2C2	M2C1	M2C0	MOB 2 Color
42 (\$2A)	—	—	—	—	M3C3	M3C2	M3C1	M3C0	MOB 3 Color
43 (\$2B)	—	—	—	—	M4C3	M4C2	M4C1	M4C0	MOB 4 Color
44 (\$2C)	—	—	—	—	M5C3	M5C2	M5C1	M5C0	MOB 5 Color
45 (\$2D)	—	—	—	—	M6C3	M6C2	M6C1	M6C0	MOB 6 Color
46 (\$2E)	—	—	—	—	M7C3	M7C2	M7C1	M7C0	MOB 7 Color

NOTA: Il trattino indica l'assenza di connessioni. Tutte le assenze di connessioni sono lette come 1.

CODICI DEL COLORE

D4	D3	D2	D1	D0	HEX	DEC	COLORE
0	0	0	0	0	0	0	Nero
0	0	0	0	1	1	1	Bianco
0	0	0	1	0	2	2	Rosso
0	0	0	1	1	3	3	Azzurro
0	0	1	0	0	4	4	Porpora
0	0	1	0	1	5	5	Verde
0	0	1	1	0	6	6	Blu
0	0	1	1	1	7	7	Giallo
0	1	0	0	0	8	8	Arancio
0	1	0	0	1	9	9	Marrone
0	1	0	1	0	A	10	Rosso chiaro
0	1	0	1	1	B	11	Grigio scuro
0	1	1	0	0	C	12	Grigio medio
0	1	1	0	1	D	13	Verde chiaro
0	1	1	1	0	E	14	Blu chiaro
0	1	1	1	1	F	15	Grigio chiaro

APPENDICE O

SPECIFICHE CIRCUITO 6581 DISPOSITIVO INTERFACCIA DEL SUONO

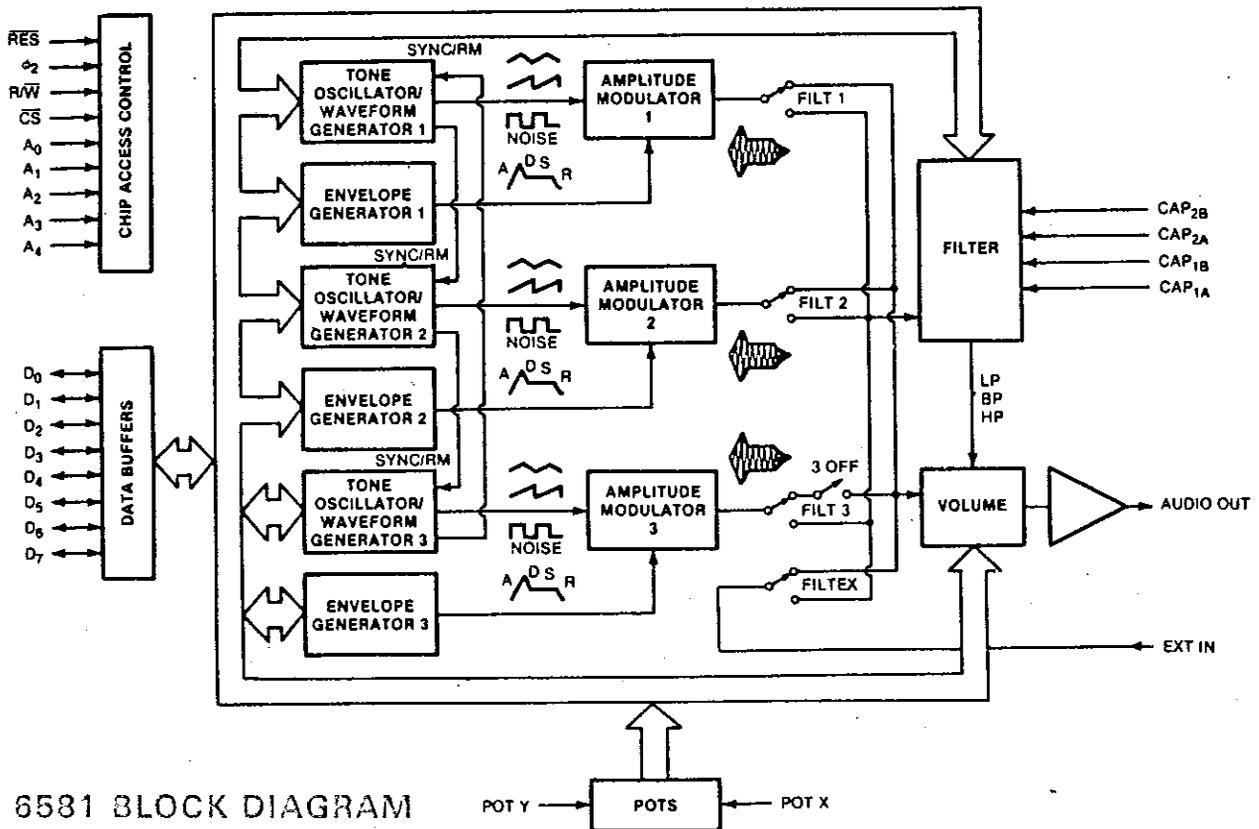
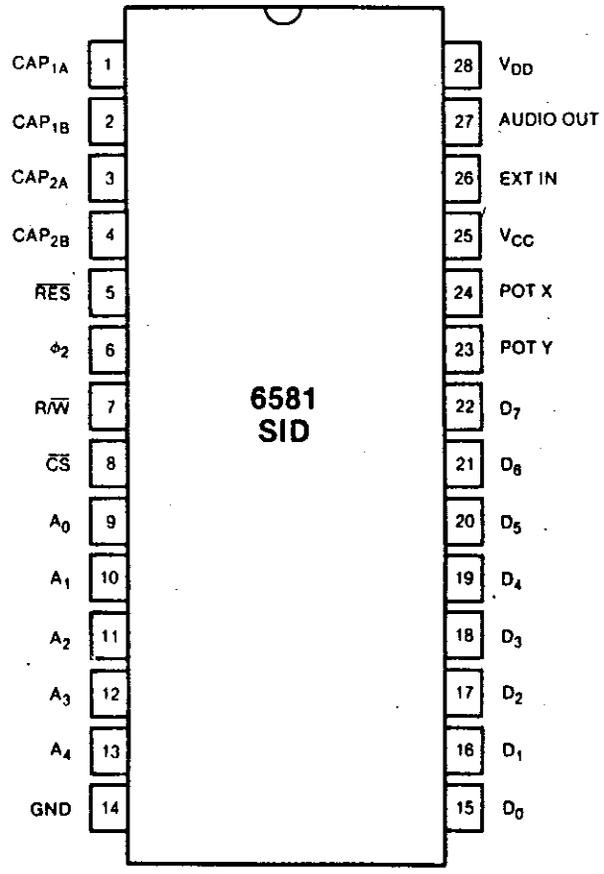
CONCETTO

Il dispositivo 6581 Interfaccia del Suono (SID) è un generatore monochip di effetti suono/sintetizzatore di musica elettronica a tre voci, compatibile con le famiglie di processori 65XX e simili. Il SID fornisce un controllo di nota (frequenza) ampio e di alta risoluzione, un colore di tono (indice armonico) ed una dinamica (volume). Un complesso di circuiti di controllo specializzati minimizza il carico di software, semplificandone l'uso nei video games ed in strumenti musicali di costo contenuto.

CARATTERISTICHE

- * Oscillatori a 3 toni
Frequenza 0..4 KHz
- * 4 forme d'onda per oscillatore
Triangolare, "dente di sega", pulsazione variabile, rumore
- * 3 modulatori d'ampiezza
Definizione: 48 db
- * 3 generatori di inviluppo
Risposta esponenziale
Intervallo di ATTACCARE: 2 msec - 8 sec
Intervallo di DECADERE: 6 msec - 24 sec
Livello di SOSTENERE: 0 - volume di picco
Intervallo di RILASCIARE: 6 msec - 24 sec
- * Sincronizzazione dell'oscillatore
- * Modulazione circolare
- * Filtro programmabile
Frequenza di taglio: 30 Hz - 12 KHz
Rolloff a 12 db/ottava
Uscite passa alto, passa basso, passa banda, taglio
Risonanza variabile
- * Controllo del volume del master
- * 2 interfacce A/D POT
- * Generatore di numeri/modulazioni casuali
- * Ingresso audio esterno

PIN CONFIGURATION



6581 BLOCK DIAGRAM

DESCRIZIONE

Il 6581 e' formato da tre "voci" del sintetizzatore, che possono essere usate indipendentemente o congiuntamente le une con le altre (o con sorgenti audio esterne) per la creazione di suoni complessi. Ogni voce e' formata da un Generatore Forma d'Onda/Oscillatore di Tono, un Generatore di Inviluppo ed un modulatore d'ampiezza. L'Oscillatore di Tono controlla la nota della voce in un ampio intervallo; produce anche quattro forme d'onda alla frequenza scelta, con la capacita' armonica unica di fornire ad ogni forma d'onda un semplice controllo del colore di tono. La dinamica del volume dell'oscillatore e' controllata, sotto la direzione del Generatore di Inviluppo, dal Modulatore di Ampiezza. Quando viene attivato, il Generatore di inviluppo crea un inviluppo di ampiezze di volume programmabile ascendente e discendente. Oltre alle tre voci, viene messo a disposizione un Filtro programmabile per la generazione di colori di tono complessi e dinamici, ottenibili attraverso la sintesi sottrattiva.

Il SID permette al microprocessore di leggere le uscite in via di cambiamento del terzo Oscillatore e del terzo Generatore di inviluppo. Tali uscite possono essere usate come sorgente di informazioni di modulazione per creare effetti di vibrato, rapidi movimenti frequenza/filtro e simili. Il terzo oscillatore puo' anche funzionare come generatore di numeri casuali per i giochi. Due convertitori A/D consentono l'interfacciamento del SID con dei potenziometri. Questi convertitori possono essere usati in un gioco per i "paddle", o come controlli del pannello frontale in un sintetizzatore musicale. Il SID puo' elaborare segnali audio esterni, consentendo a piu' circuiti SID di essere collegati a "daisy-chain" o miscelati in complessi sistemi polifonici.

REGISTRI DI CONTROLLO DEL SID

La generazione del suono e' controllata nel SID da 29 registri a 8 bit; questi registri, elencati sotto, sono sia a Sola Lettura che a sola Scrittura.

REG # (HEX)	ADDRESS				REG # (HEX)	DATA								REG NAME	REG TYPE	
	A ₄	A ₃	A ₂	A ₁		A ₀	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁			D ₀
0	0	0	0	0	0	00	F ₇	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀	Voice 1	
1	0	0	0	0	1	01	F ₁₅	F ₁₄	F ₁₃	F ₁₂	F ₁₁	F ₁₀	F ₉	F ₈	FREQ LO	WRITE ONLY
2	0	0	0	1	0	02	PW ₇	PW ₆	PW ₅	PW ₄	PW ₃	PW ₂	PW ₁	PW ₀	FREQ HI	WRITE ONLY
3	0	0	0	1	1	03	-	-	-	-	PW ₁₁	PW ₁₀	PW ₉	PW ₈	PW LO	WRITE ONLY
4	0	0	1	0	0	04	NOISE				TEST	RING MOD	SYNC	GATE	PW HI	WRITE ONLY
5	0	0	1	0	1	05	ATK ₃	ATK ₂	ATK ₁	ATK ₀	DCY ₃	DCY ₂	DCY ₁	DCY ₀	CONTROL REG	WRITE ONLY
6	0	0	1	1	0	06	STN ₃	STN ₂	STN ₁	STN ₀	RLS ₃	RLS ₂	RLS ₁	RLS ₀	ATTACK/DECAY	WRITE ONLY
															SUSTAIN/RELEASE	WRITE ONLY
7	0	0	1	1	1	07	F ₇	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀	Voice 2	
8	0	1	0	0	0	08	F ₁₅	F ₁₄	F ₁₃	F ₁₂	F ₁₁	F ₁₀	F ₉	F ₈	FREQ LO	WRITE ONLY
9	0	1	0	0	1	09	PW ₇	PW ₆	PW ₅	PW ₄	PW ₃	PW ₂	PW ₁	PW ₀	FREQ HI	WRITE ONLY
10	0	1	0	1	0	0A	-	-	-	-	PW ₁₁	PW ₁₀	PW ₉	PW ₈	PW LO	WRITE ONLY
11	0	1	0	1	1	0B	NOISE				TEST	RING MOD	SYNC	GATE	PW HI	WRITE ONLY
12	0	1	1	0	0	0C	ATK ₃	ATK ₂	ATK ₁	ATK ₀	DCY ₃	DCY ₂	DCY ₁	DCY ₀	CONTROL REG	WRITE ONLY
13	0	1	1	0	1	0D	STN ₃	STN ₂	STN ₁	STN ₀	RLS ₃	RLS ₂	RLS ₁	RLS ₀	ATTACK/DECAY	WRITE ONLY
															SUSTAIN/RELEASE	WRITE ONLY
14	0	1	1	1	0	0E	F ₇	F ₆	F ₅	F ₄	F ₃	F ₂	F ₁	F ₀	Voice 3	
15	0	1	1	1	1	0F	F ₁₅	F ₁₄	F ₁₃	F ₁₂	F ₁₁	F ₁₀	F ₉	F ₈	FREQ LO	WRITE ONLY
16	1	0	0	0	0	10	PW ₇	PW ₆	PW ₅	PW ₄	PW ₃	PW ₂	PW ₁	PW ₀	FREQ HI	WRITE ONLY
17	1	0	0	0	1	11	-	-	-	-	PW ₁₁	PW ₁₀	PW ₉	PW ₈	PW LO	WRITE ONLY
18	1	0	0	1	0	12	NOISE				TEST	RING MOD	SYNC	GATE	PW HI	WRITE ONLY
19	1	0	0	1	1	13	ATK ₃	ATK ₂	ATK ₁	ATK ₀	DCY ₃	DCY ₂	DCY ₁	DCY ₀	CONTROL REG	WRITE ONLY
20	1	0	1	0	0	14	STN ₃	STN ₂	STN ₁	STN ₀	RLS ₃	RLS ₂	RLS ₁	RLS ₀	ATTACK/DECAY	WRITE ONLY
															SUSTAIN/RELEASE	WRITE ONLY
21	1	0	1	0	1	15	-	-	-	-	FC ₂	FC ₁	FC ₀	Filter		
22	1	0	1	1	0	16	FC ₁₀	FC ₉	FC ₈	FC ₇	FC ₆	FC ₅	FC ₄	FC ₃	FC LO	WRITE ONLY
23	1	0	1	1	1	17	RES ₃	RES ₂	RES ₁	RES ₀	FILTEX	FILT 3	FILT 2	FILT 1	FC HI	WRITE ONLY
24	1	1	0	0	0	18	J OFF	HP	BP	LP	VOL ₃	VOL ₂	VOL ₁	VOL ₀	RES/FILT	WRITE ONLY
															MODE/VOL	WRITE ONLY
25	1	1	0	0	1	19	PX ₇	PX ₆	PX ₅	PX ₄	PX ₃	PX ₂	PX ₁	PX ₀	Misc.	
26	1	1	0	1	0	1A	PY ₇	PY ₆	PY ₅	PY ₄	PY ₃	PY ₂	PY ₁	PY ₀	POT X	READ ONLY
27	1	1	0	1	1	1B	O ₇	O ₆	O ₅	O ₄	O ₃	O ₂	O ₁	O ₀	POT Y	READ ONLY
28	1	1	1	0	0	1C	E ₇	E ₆	E ₅	E ₄	E ₃	E ₂	E ₁	E ₀	OSC/RANDOM	READ ONLY
															ENV ₃	READ ONLY

TABELLA 1 - MAPPA DEI REGISTRI DEL SID

DESCRIZIONE DEI REGISTRI DEL SID

VOCE 1

ALTA/BASSA FREQUENZA (REGISTRI 00,01)

L'unione di questi due registri forma un numero a 16 bit che controlla linearmente la frequenza dell'Oscillatore 1, determinata dalla seguente equazione:

$$F_{out} = (F_n \times F_{clk} / 16777216) \text{ Hz}$$

essendo F_n il numero a 16 bit nei Registri di Frequenza, e F_{clk} il clock di sistema applicato all'ingresso O2 (pin 6). Per un clock standard a 1 MHz, la frequenza e' data dall'equazione:

$$F_{out} = (F_n \times 0.059604645) \text{ Hz}$$

L'Appendice E fornisce una tavola completa dei valori per la generazione di 8 ottave della scala musicale accordata in maniera uniforme al concerto A (440 Hz). Da notare che la risoluzione della frequenza del SID e' sufficiente per ogni scala di accordi e consente di muoversi di nota in nota (portamento) senza alcun intervallo di frequenza percepibile.

AMPIEZZA DI PULSAZIONE ALTA/BASSA (PW LO/PW HI) (REGISTRI 02,03)

L'unione di questi registri forma un numero di 12 bit (i bit 4-7 di PW HI non sono usati) che controlla linearmente l'ampiezza dell'impulso (ciclo di servizio) della forma d'onda dello stesso impulso sull'oscillatore 1. L'ampiezza dell'impulso e' data dall'equazione:

$$PW_{out} = (PW_n / 40.95)\%$$

essendo PW_n il numero a 12 bit dei registri di ampiezza dell'impulso.

La risoluzione dell'ampiezza dell'impulso consente all'ampiezza stessa di essere mossa lentamente senza alcun intervallo percepibile. Un valore 0 o 4095 (9FFF HEX) nei registri di ampiezza dell'impulso producono un'uscita costante DC, mentre un valore 2048 (8000 HEX) produce un'onda quadra.

REGISTRO DI CONTROLLO (REGISTRO 04)

Contiene otto bit di controllo che selezionano varie opzioni sull'oscillatore 1.

GATE (BIT 0) Controlla il Generatore di Involuppo per la Voce 1. Quando questo bit e' impostato a 1, il Generatore di involuppo viene attivato, iniziando il ciclo ATTACCARE/DECADERE/SOSTENERE. Quando il bit viene ripristinato a 0, inizia il ciclo RILASCIARE. Il Generatore di involuppo controlla l'ampiezza dell'oscillatore 1 che appare all'uscita audio; percio' il bit GATE deve essere impostato (con gli

adatti parametri di inviluppo), se si vuole che l'uscita scelta dell'oscillatore 1 sia udibile. Una descrizione dettagliata del Generatore di Inviluppo si trova alla fine di questa Appendice.

SYNC (BIT 1) Impostato a 1, questo bit sincronizza la frequenza fondamentale dell'oscillatore 1 con quella dell'oscillatore 3, producendo effetti di "Hard Sync".

Variando la frequenza dell'oscillatore 1 rispetto all'oscillatore 3, si produce un vasto rango di complesse strutture armoniche, che va dalla Voce 1 alla frequenza dell'oscillatore 3. Per realizzare la sincronizzazione, l'oscillatore 3 deve essere impostato ad una frequenza diversa da zero, ma preferibilmente piu' bassa di quella dell'oscillatore 1. Nessun altro parametro della Voce 3 ha effetto sulla sincronizzazione.

RING MOD (BIT 2) Quando questo bit e' impostato a 1, la forma d'onda triangolare in uscita dall'oscillatore 1 viene sostituita con una modulazione circolare combinata degli oscillatori 1 e 3. Variando la frequenza dell'oscillatore 1 rispetto all'oscillatore 3, si ottiene un ampio intervallo di strutture non armoniche di ipertoni, per la creazione di suoni di campane o di gong e per effetti speciali. Per rendere udibile la modulazione circolare, occorre scegliere la forma d'onda triangolare dell'oscillatore 1, ed impostare l'oscillatore 3 ad una frequenza diversa da zero. Nessun altro parametro della Voce 3 ha effetto sulla modulazione circolare.

TEST (BIT 3) Se impostato a 1, riposiziona a zero l'oscillatore 1 bloccandolo in questa posizione finche' il bit TEST non viene azzerato. Anche la forma d'onda Rumore in uscita dall'oscillatore 1 viene riposizionata, e la forma d'onda Pulsazione viene tenuta al livello DC. Normalmente, questo bit e' usato per eseguire dei test, tuttavia puo' essere usato per la sincronizzazione dell'oscillatore 1 con eventi esterni, consentendo cosi' di generare forme d'onda altamente complesse sotto il controllo in tempo reale del software.

BIT 4 Se impostato a 1, viene selezionata, in uscita dall'oscillatore 1, la forma d'onda triangolare. Questa forma d'onda ha un'armonica bassa ed una qualita' di suono dolce, simile ad un flauto.

BIT 5 Se impostato a 1, viene selezionata, in uscita dall'oscillatore 1, la forma d'onda a "dente di sega". Questa forma d'onda abbonda di armoniche pari e dispari, presentando un suono brillante come quello degli ottoni.

BIT 6 Se impostato a 1, viene selezionata, in uscita dall'oscillatore 1, la forma d'onda Pulsazione. Il contenuto armonico di questa forma d'onda puo' essere regolato con i registri di Ampiezza della Pulsazione, producendo qualita' di tono che vanno da un'onda quadra cava e brillante ad una pulsazione nasale ed acuta. Muovendo in tempo reale l'ampiezza della pulsazione, si produce un effetto dinamico di "fasatura" che aggiunge al suono un senso di movimento. Saltando rapidamente tra ampiezze di pulsazione, si possono riprodurre interessanti sequenze armoniche.

RUMORE (BIT 7) Quando questo bit e' impostato a 1, viene scelta, in uscita dall'oscillatore 1, la forma d'onda Rumore. Questo e' un segnale casuale che cambia secondo la frequenza dell'oscillatore 1. La

qualita' del suono puo' essere variata, attraverso i registri della Frequenza dell'oscillatore 1. La qualita' del suono puo' essere variata, attraverso i registri della frequenza dell'oscillatore 1, da un rumore sordo e cupo ad un rumore bianco e sibilante. Il Rumore puo' essere usato per creare esplosioni, spari, rumori di motori a reazione, vento, risacca ed altri suoni atonali come batterie e piatti. Muovendo la frequenza dell'oscillatore con il rumore scelto, si produce un effetto di movimento impetuoso.

Una delle forme d'onda dell'oscillatore 1, per essere udibile, deve essere selezionata, tuttavia non e' necessario rimuovere le forme d'onda per togliere il volume all'uscita della Voce 1. L'ampiezza della Voce 1 all'uscita finale e' funzione del solo Generatore di Inviluppo.

NOTA: Le forme d'onda di uscita dell'oscillatore NON sono aggiuntive. Se si sceglie simultaneamente piu' di una forma d'onda in uscita, il risultato e' una AND logica delle forme d'onda. Questa tecnica puo' essere usata per generare forme d'onda addizionali alle quattro sopra descritte, tuttavia e' necessaria una certa attenzione. Se viene scelta qualunque altra forma d'onda mentre e' in funzione il rumore, l'uscita del rumore puo' "chiudersi". In questo caso, quest'uscita rimane silenziosa finche' non viene impostata daccapo dal bit TEST, oppure portando RES (pin 5) basso

ATTACCARE/DECADERE (REGISTRO 05)

I bit 4-7 (ATK0-ATK3) di questo registro scelgono per il Generatore di Inviluppo della Voce 1 una delle 16 classi di ATTACCARE. Tale classe di ATTACCARE determina la rapidita' di crescita dell'uscita della Voce 1 da zero all'ampiezza di picco, quando venga attivato il Generatore di Inviluppo. La Tavola 2 illustra le 16 classi di ATTACCARE.

I bit 0-3 (DCY0-DCY3) selezionano per il Generatore di Inviluppo una delle 16 classi di DECADERE. Il ciclo di DECADERE segue quello di ATTACCARE; la classe di DECADERE determina la rapidita' di caduta dell'uscita dall'ampiezza di picco al livello di SOSTENERE scelto. La Tavola 2 illustra le 16 classi di DECADERE.

SOSTENERE/RILASCIARE (REGISTRO 06)

I bit 4-7 (STN0-STN3) di questo registro scelgono per il Generatore di Inviluppo uno dei 16 livelli di SOSTENERE. Il ciclo di SOSTENERE segue quello di DECADERE; l'uscita della Voce 1 rimane all'ampiezza di SOSTENERE scelta per tutto il tempo in cui il bit GATE rimane impostato. I livelli di SOSTENERE coprono un intervallo che va da zero all'ampiezza di picco in 16 passi lineari, dove un valore di SOSTENERE 0 seleziona un'ampiezza 0 ed un valore di SOSTENERE 15 (#F HEX) seleziona l'ampiezza di picco. Il valore di SOSTENERE 8 imposta SOSTENERE della Voce 1 a meta' ampiezza di picco raggiungibile dal ciclo di ATTACCARE.

I bit 0-3 (RLS0-RLS3) scelgono per il Generatore di Inviluppo una delle 16 classi di RILASCIARE. Il ciclo di RILASCIARE segue quello di SOSTENERE, quando il bit GATE e' impostato di nuovo a zero. A questo punto, l'uscita della Voce 1 scende dall'ampiezza di sostegno a zero con la classe di RILASCIARE selezionato. Le 16 classi di RILASCIARE sono identiche alle classi di DECADERE.

NOTA: Il movimento in ciclo del Generatore di inviluppo puo' essere modificato ad ogni istante attraverso il bit GATE. Ad esempio, se il bit GATE viene modificato prima che l'inviluppo abbia terminato il ciclo di ATTACCARE, il ciclo di RILASCIARE inizia immediatamente, partendo da qualunque ampiezza sia stata raggiunta. Se poi l'inviluppo viene nuovamente attivato (prima che il ciclo di RILASCIARE abbia raggiunto ampiezza zero), inizia un nuovo ciclo di ATTACCARE, partendo da qualunque ampiezza sia stata raggiunta. Questa tecnica puo' essere usata per la generazione di complessi inviluppi di ampiezze attraverso il controllo in tempo reale del software.

QUANTITÀ		ATTACCARE	DECADERE RILASCIARE
DEC	HEX	Tempo/ciclo	Tempo/ciclo
0	0	2 msec	6 ms
1	1	8 msec	24 ms
2	2	16 msec	48 ms
3	3	24 msec	72 ms
4	4	38 msec	114 ms
5	5	56 msec	168 ms
6	6	68 msec	204 ms
7	7	80 msec	240 ms
8	8	100 msec	300 ms
9	9	250 msec	750 ms
10	A	500 msec	1.5 s
11	B	800 msec	2.4 s
12	C	1 sec	3 s
13	D	3 sec	9 s
14	E	5 sec	15 s
15	F	8 sec	24 s

TAVOLA 2 - VALORI DELL'INVILUPPO

NOTA: Le classi di inviluppo sono basate su un clock O2 oscillante ad 1 MHz. Per le altre frequenze di O2, moltiplicare la classe data per 1 MHz/O2. Le classi fanno riferimento all'ammontare del tempo per ciclo. Ad esempio, dato un valore di ATTACCARE uguale a 2, il ciclo di ATTACCARE impiega 16 msec per crescere da zero all'ampiezza di picco. Le classi DECADERE/RILASCIARE si riferiscono alla quantita' di tempo impiegato da questi cicli per decrescere dall'ampiezza di picco a zero.

VOCE 2

I registri \$07-\$0D controllano la Voce 2; sono funzionalmente identici ai registri \$00-\$06, da cui differiscono per i seguenti punti:

- 1) Quando viene scelto, SYNC sincronizza l'oscillatore 2 con l'oscillatore 1.
- 2) Quando viene scelto, RING MOD sostituisce l'uscita triangolo dell'oscillatore 2 con la modulazione circolare combinata degli oscillatori 2 e 1.

VOCE 3

I registri \$0E-\$14 controllano la Voce 3; sono funzionalmente identici ai registri \$00-\$06, da cui differiscono per i seguenti punti:

- 1) Quando viene scelto, SYNC sincronizza l'oscillatore 3 con l'oscillatore 2
- 2) Quando viene scelto, RING MOD sostituisce l'uscita triangolo dell'oscillatore 2 con la modulazione circolare combinata degli oscillatori 3 e 2.

L'operazione tipica di una voce consiste nella selezione dei parametri desiderati, cioè frequenza, forma d'onda, effetti (SYNC, RING MOD) e classi di involuppo, e nell'attivazione della voce stessa tutte le volte che si desidera quel suono. Quest'ultimo può essere sostenuto per qualunque periodo di tempo, e terminato azzerando il bit GATE. Ogni voce può essere usata separatamente, con parametri ed attivazioni indipendenti, oppure all'unisono, per la creazione di una singola, potente voce. In quest'ultimo caso, un leggero abbassamento della sintonia di ogni oscillatore, oppure un accordo ad intervalli di musica, crea un suono intenso ed animato.

FILTRO

FREQUENZA DI TAGLIO ALTA/BASSA (FC LO/FC HI) (REGISTRI \$15, \$16)

Questa coppia di registri forma un numero a 11 bit (i bit 3-7 di FC LO non sono usati), che controlla linearmente la Frequenza di Taglio (o di Centro) del Filtro programmabile. La Frequenza di Taglio copre un intervallo circa da 30 Hz a 12 KHz.

RES/FILT (REGISTRO \$17)

I bit 4-7 (RES0-RES3) di questo registro controllano la risonanza del filtro, dove per risonanza si intende un effetto di picco enfatizzante i componenti della frequenza alla Frequenza di Taglio del Filtro, causando un suono più acuto. Ci sono 16 impostazioni della risonanza, disposte linearmente da risonanza 0 a risonanza 15 (\$F). I bit 0-3 determinano quali segnali vengono instradati attraverso il Filtro:

FILT 1 (BIT 0) Se impostato a 0, la Voce 1 appare direttamente all'uscita audio, senza essere influenzata dal filtro. Se impostato a 1 la Voce 1 viene filtrata ed il suo contenuto armonico alterato secondo i parametri del Filtro scelto.

FILT 2 (BIT 1) Come FILT 1, ma per la Voce 2.

FILT 3 (BIT 2) Come FILT 1, ma per la Voce 3.

FILTEX (BIT 3) Come FILT 1, ma per ingresso audio esterno (pin 26).

MODO/VOLUME (REGISTRO \$18)

I bit 4-7 di questo registro scelgono varie opzioni di modo del Filtro e di Uscita:

LP (BIT 4) Se impostato a 1, viene scelta l'uscita passa-basso del Filtro ed inviata all'uscita audio. Per un dato segnale in ingresso

del Filtro, tutte le componenti di una frequenza al di sotto della frequenza di taglio del filtro sono lasciate passare inalterate, mentre tutte quelle al di sopra del Taglio vengono attenuate di 12 db/ottava. Il modo passa-basso produce suoni corposi.

BP (BIT 5) Come LP, ma per l'uscita passabanda. Tutti i componenti di una frequenza sopra e sotto il taglio sono attenuati di 6 db/ottava. Il modo passabanda produce suoni sottili ed aperti.

HP (BIT 6) Come LP, ma per l'uscita passa-alto. Tutti i componenti di una frequenza al di sopra del Taglio sono lasciati passare inalterati, mentre tutti quelli al di sotto vengono attenuati di 12 db/ottava. Il modo passa-alto produce suoni metallici, simili ad un ronzio.

3 OFF (BIT 7) Se impostata a 1, l'uscita della Voce 3 viene staccata dal percorso diretto dell'audio. Impostando la Voce 3 in modo da bypassare il Filtro (FILT 3=0), e 3 OFF a 1, si impedisce alla Voce 3 di raggiungere l'uscita audio. Cio' consente alla Voce 3 di essere usata per scopi di modulazione senza uscite non desiderate.

NOTA: I modi uscita del Filtro SONO additivi, in modo da consentire la selezione simultanea di piu' modi del Filtro. Ad esempio, i modi LP e HP possono essere selezionati in modo da produrre una risposta del Filtro di Taglio (o Rigetto di Banda). Affinche' il Filtro abbia un effetto udibile, deve essere selezionata come minimo un'uscita del Filtro attraverso il quale deve essere inviata almeno una Voce. Percio' il Filtro e' l'elemento piu' importante del SID, in quanto permette di generare colori di tono complesso attraverso la sintesi sottrattiva (il Filtro e' usato per eliminare specifiche componenti di una frequenza da un segnale di ingresso armonicamente ricco). I migliori risultati si ottengono variando in tempo reale la Frequenza di Taglio.

BIT 0-3 (VOL 0-VOL 3) Selezionano 1 dei 16 livelli complessivi di volume per l'uscita composta audio finale. I livelli di volume dell'uscita vanno da zero al massimo (\$F=15) in 16 passi lineari. Questo controllo puo' essere usato come un controllo statico di volume per il bilanciamento dei livelli in sistemi multiciruito, oppure per creare effetti dinamici di volume, come il "Tremolo". Per far si' che il SID produca dei suoni, occorre scegliere dei livelli di volume diversi da zero.

IN GENERALE.....

POTX (REGISTRO 819)

Questo registro consente al microprocessore di leggere la posizione del potenziometro allacciato a POTX (pin 24), con valori che vanno da zero alla minima resistenza e da 255 (\$FF HEX) alla massima resistenza. Il valore e' sempre valido ed e' aggiornato ogni 512 cicli del clock O2. Per ulteriori informazioni sui valori di POT e del condensatore, si veda la Descrizione dei Pin.

POTY (REGISTRO 81A)

Come POTX, per il POT allacciato a POT Y (pin 23)

OSC 3-RANDOM (REGISTRO \$1B)

Permette al microprocessore di leggere gli 8 bit di uscita piu' alti dell'oscillatore 3. Il carattere dei numeri generati e' messo direttamente in relazione alla forma d'onda scelta. Se si sceglie la forma d'onda a "dente di sega" dell'oscillatore 3, il registro presenta una serie di numeri crescenti da 0 a 255 (\$FF HEX) con un incremento determinato dalla frequenza dell'oscillatore 3. Se si sceglie la forma d'onda triangolare, l'uscita cresce da zero a 255 per poi tornare a zero. Se si sceglie la forma d'onda Pulsazione, l'uscita si muove a salti da 0 a 255. Se infine la forma d'onda scelta e' il Rumore, viene generata una sequenza di numeri casuali; percio', questo registro puo' essere usato nella scrittura di giochi come generatore di numeri casuali. Ci sono numerose applicazioni dell'oscillatore 3 per la sincronizzazione e la messa in sequenza, tuttavia la funzione principale e' essenzialmente quella di generatore di modulazione. I numeri generati da questo registro possono essere sommati in tempo reale via software ai registri dell'oscillatore, ai registri di Frequenza del Filtro oppure ai registri di ampiezza della Pulsazione. Molti effetti dinamici possono essere generati in questo modo. Si puo' creare un suono di sirena aggiungendo l'uscita a "dente di sega" dell'oscillatore 3 al controllo di frequenza di un altro oscillatore. Effetti "Sample and Hold" possono essere prodotti aggiungendo l'uscita rumore dell'oscillatore 3 ai registri di controllo di Frequenza del Filtro. Si puo' ottenere il vibrato impostando l'oscillatore 3 ad una frequenza di circa 7 Hz, ed aggiungendo l'uscita Triangolo (con un rapporto di scala adeguato) al controllo di frequenza di un altro oscillatore. Alterando la frequenza dell'oscillatore 3 e regolando l'uscita OSC 3, si puo' generare un numero illimitato di effetti. Normalmente, quando l'oscillatore 3 e' usato per la modulazione, si esclude l'uscita audio della Voce 3 (3 OFF=1)

ENV 3 (REGISTRO \$1C)

Analogo a OSC 3, questo registro permette al microprocessore di leggere l'uscita del Generatore di Involuppo della Voce 3. Quest'ultima puo' essere aggiunta alla Frequenza del Filtro per produrre involuppi armonici, "wah-wah" ed altri effetti simili. Si possono creare suoni "Phaser" aggiungendo quest'uscita ai registri di controllo della frequenza di un oscillatore. Per produrre un'uscita da questo registro, deve essere attivato il Generatore di Involuppo della Voce 3. Tuttavia, il registro OSC 3 riflette sempre l'uscita variabile dell'oscillatore; questo registro non viene influenzato in alcun modo dal Generatore di Involuppo.

DESCRIZIONE DEI PIN DEL SID

CAP1A, CAP1B (PIN 1,2) / CAP2A, CAP2B (PIN 3,4)

Questi pin sono usati per la connessione di condensatori integratori richiesti dal Filtro Programmabile. C1 connette i pin 1 e 2, C2 connette i pin 3 e 4. Entrambi i condensatori devono avere lo stesso valore. Il funzionamento normale del filtro intervallo audio (circa 30...12000 Hz) si ottiene per mezzo di un valore di 2200 pF per C1 e C2. Si consigliano condensatori in polistirolo, ed in complessi

sistemi polifonici, dove piu' circuiti SID si controllano gli uni con gli altri, condensatori accoppiati.

L'intervallo della frequenza del Filtro puo' essere tagliato su misura per applicazioni specifiche scegliendo gli appropriati valori del condensatore. Ad esempio, un gioco di caratteristiche economiche puo' non richiedere una piena risposta sulle alte frequenze. In questo caso, per avere un maggior controllo sulle basse frequenze del Filtro, si possono scegliere valori piu' grandi per C1 e C2. La Frequenza di Taglio massima del Filtro e' data da:

$$FC_{max} = 2.6 E - 5 / C$$

dove C e' il valore del condensatore. L'intervallo del Filtro si estende per 9 ottave al di sotto della Frequenza di Taglio massima.

RES (PIN 5)

Questo ingresso del livello TTL e' il controllo di ripristino per il SID. Quando viene portato basso per un minimo di 10 cicli di O2, tutti i registri interni vengono azzerati e l'uscita audio viene silenziata. Questo pin e' in genere connesso alla linea di ripristino del microprocessore, oppure ad un circuito.

O2 (PIN 6)

Questo ingresso del livello TTL costituisce il clock master per il SID. Tutte le frequenze dell'oscillatore e le quantita' dell'involuppo sono riferite a questo clock. O2 controlla anche i trasferimenti dei dati tra il SID ed il microprocessore; tali dati possono essere trasferiti solo quando O2 e' alto. Essenzialmente, O2 si comporta come un selettore di circuito attivo impostato alto finche' si e' interessati ad un trasferimento di dati. Questo pin e' generalmente connesso al clock di sistema, con una frequenza nominale di funzionamento di 1 MHz.

R/W (PIN 7)

Questo ingresso del livello TTL controlla la direzione dei trasferimenti dei dati tra il SID ed il microprocessore. Se si sono incontrate le condizioni di scelta del circuito, un alto su questa linea fa' si che il microprocessore legga dati dal registro del SID selezionato, mentre un basso sulla stessa linea consente al microprocessore di scrivere dati nel registro del SID selezionato. Questo Pin e' in genere connesso alla linea di lettura/scrittura del sistema.

CS (PIN 8)

Questo ingresso del livello TTL e' un selettore di circuito attivo basso che controlla il trasferimento dei dati tra il SID ed il microprocessore. CS deve essere basso per ogni trasferimento. Una lettura dal registro del SID selezionato puo' avvenire solo se CS e' basso, O2 e' alto e R/W e' alto, mentre la scrittura puo' avvenire solo se CS e' basso, O2 e' alto e R/W e' basso. Questo Pin e' di solito connesso all'insieme di circuiti di decodifica dell'indirizzo, in modo da permettere al SID di risiedere nella mappa di memoria del sistema.

A0-A4 (PIN 9-13)

Questi ingressi del livello TTL sono usati per scegliere uno dei 29 registri del SID. Anche se per la selezione di uno fra 32 registri sono forniti abbastanza indirizzi, le rimanenti 3 locazioni del registro non sono usate. Una scrittura su una di queste 3 locazioni è ignorata; una lettura ritorna dati non validi. Questi Pin sono connessi di solito alle corrispondenti linee di indirizzo del microprocessore, in modo da consentire al SID lo stesso metodo di indirizzamento della memoria.

GND (PIN 14)

Per i migliori risultati, è utile separare la linea di terra, tra il SID e l'alimentazione dalle linee di terra degli altri circuiti digitali. Questo collegamento minimizza il disturbo digitale sull'uscita audio.

D0-D7 (PIN 15-22)

Linee bidirezionali usate per il trasferimento di dati tra il SID e il microprocessore. Sono TTL-compatibili nel modo ingresso e capaci di pilotare due carichi TTL nel modo uscita. I buffer dei dati sono di solito nello stato alta impedenza esclusa. Durante un'operazione di scrittura, i buffer dei dati rimangono nello stato OFF (ingresso) ed il microprocessore fornisce dati al SID su queste linee. Durante un'operazione di lettura, i buffer si portano su ON ed il SID fornisce dati al microprocessore su queste linee. I pin sono normalmente connessi alle corrispondenti linee di dati del microprocessore.

POTX, POTY (PIN 24-23)

Ingressi ai convertitori A/D usati per rappresentare in forma digitale la posizione dei potenziometri. Il processo di conversione si basa sulla costante di tempo di un condensatore allacciato dal Pin POT a terra, quando venga caricato da un potenziometro allacciato dal Pin POT ad una tensione di +5 Volts. I valori dei componenti sono dati da:

$$RC = 4.7 E-4$$

essendo R la resistenza massima del POT e C il condensatore. Per R e C si consigliano valori rispettivamente di 470 kOhm e 1000 pF. Da notare che per ogni pin POT sono necessari uno zoccolo ed un POT separati.

Vcc (PIN 25)

Come con la linea GND, occorre stendere una linea separata a +5Vcc tra Vcc del SID e l'alimentazione, minimizzando così il rumore di fondo. In prossimità del pin è necessario posizionare un condensatore di bypass.

EXT IN (PIN 26)

Ingresso analogico che consente la miscelazione di segnali audio esterni con l'uscita audio del SID, o la loro rielaborazione

attraverso il Filtro. Tipiche sorgenti sono la voce, la chitarra e l'organo. L'impedenza di ingresso di questo pin e' di circa 100 kOhm. Qualunque segnale applicato direttamente al pin deve viaggiare ad un livello di 6 Vcc, senza superare i 3 V p-p. Per evitare interferenze causate da differenze del livello di corrente continua, i segnali esterni devono essere accoppiati in c.a. a EXT IN per mezzo di un condensatore elettrolitico di capacita' 1...10 nF. Poiche' il percorso audio diretto (FILTEX=0) presenta un guadagno unitario, EXT IN puo' essere usato per miscelare le uscite di piu' circuiti SID, disponendo per tali circuiti un allacciamento "daisy-chain". Il numero di circuiti allacciabili in questo modo e' determinato dalla quantita' di rumore e distorsione consentito all'uscita finale. Da notare che il controllo uscita del Volume non influisce solamente sulle tre voci del SID, ma anche su qualunque ingresso esterno.

AUDIO OUT (PIN 27)

Questo buffer aperto alla sorgente e' l'uscita finale audio del SID, comprese le tre voci del Sid, il Filtro e qualunque ingresso esterno. Il livello di uscita viene impostato dal controllo uscita del Volume e raggiunge un massimo di 2 V p-p ad un livello di 6 Vcc. Per un corretto funzionamento e' necessario un resistore sorgente da AUDIO OUT a terra; per un'impedenza di uscita standard si consiglia una resistenza da 1 kOhm.

Poiche' l'uscita del SID viaggia ad un livello di 6 Vcc, deve essere accoppiata in c.a. a qualunque amplificatore audio con un condensatore elettrolitico di capacita' 1...10 nF.

Vdd (PIN 28)

Come per Vcc, occorre stendere una linea separata a +12 Volts cc ed usare un condensatore di bypass.

CARATTERISTICHE DEL 6581 SID

VALORI MASSIMI

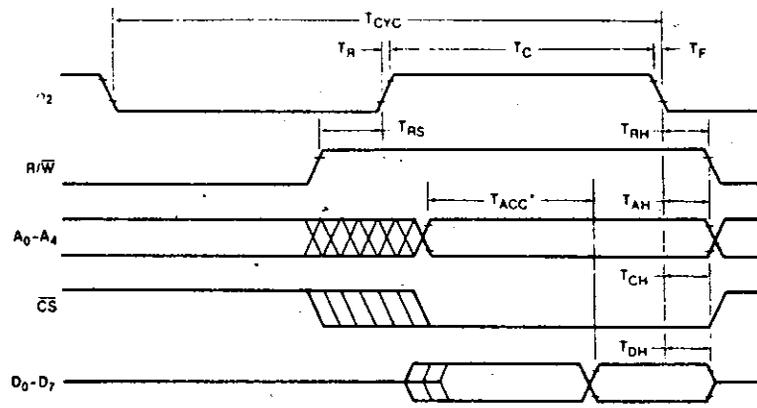
QUANTITÀ	SIMBOLO	VALORE	UNITÀ
Alimentazione	Vdd	-0.3...+17	VDC
Alimentazione	Vcc	-0.3...+7	VDC
Voltaggio ingresso (analogico)	Vina	-0.3...+17	VDC
Voltaggio ingresso (digitale)	Vind	-0.3...+7	VDC
Temperatura di funzionamento	Ta	0...+70	C
Temperatura di registrazione	Tstg	-55...+150	C

CARATTERISTICHE ELETTRICHE

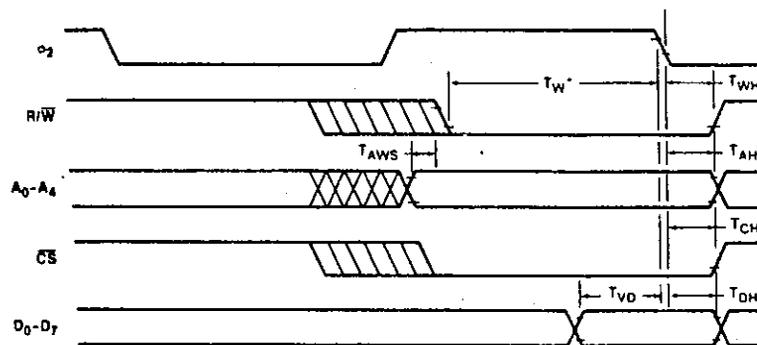
(Vdd = 12 VDC ± 5%, Vcc = 5 VDC ± 5%, Ta = 0...70°C)

CARATTERISTICA	SIMBOLO	MIN	TIP	MAX	UNITÀ
Tensione alta di ingresso (RES, O2, R/W, CS, A0-A4, D0-D7)	Vih	2	-	Vcc	Vdc
Tensione bassa di ingresso (RES, O2, R/W, CS, A0-A4, D0-D7)	Vil	-0.3	-	0.8	Vdc
Perdita di corrente all'ingresso (RES, O2, R/W, CS, A0-A4) Vin=0...5 Vdc Tre Stati (OFF) (D0-D7) Vcc=max	Iin Itsi	- -	- -	2.5 10	nA nA
Perdita di corrente all'ingresso Vin=0.4...2.4Vdc					
Tensione alta di uscita (D0-D7) Vcc=min Iload=200nA	Voh	2.4	-	Vcc-0.7	Vdc
Tensione bassa di uscita (D0-D7) Vcc=max Iload=3.2mA	Vol	GND	-	0.4	Vdc
Corrente alta di uscita (D0-D7): Sourcing Voh=2.4VDC	Ioh	200	-	-	nA
Corrente bassa di uscita (D0-D7): Sinking Vol=2.4VDC	Iol	3.2	-	-	mA
Capacità di ingresso (RES, O2, R/W, CS, A0-A4, D0-D7)	Cin	-	-	10	pF
Voltaggio di POT trigger (POTX, POTY)	Vpot	-	Vcc/2	-	Vdc
Corrente di POT sink (POTX, POTY)	Ipot	500	-	-	nA
Impedenza di ingresso (EXT IN)	Rin	100	-	150	kOhm
Voltaggio di ingresso audio (EXT IN)	Vin	5.7	6.3	6	Vdc
Voltaggio di uscita audio (AUDIO OUT) 1 kOhm; load, volume=max	Vout	5.7	6.3	6	Vdc
a) Una Voce	Vout	0.4	0.6	0.5	Vac
b) Tutte le Voci	Vout	1.0	2.0	1.5	Vac
Corrente di alimentazione (Vdd)	Idd	-	20	25	mA
Corrente di alimentazione (Vcc)	Icc	-	70	100	mA
Dissipazione (totale)	Pd	-	1000	600	mW

TEMPORIZZATORE DEL SID 6581



* T_{ACC} is measured from the latest occurring of e_2 , \bar{CS} , A_0-A_4 .



* T_W is measured from the latest occurring of e_2 , \bar{CS} , R/\bar{W} .

CICLO LETTURA

SIMBOLO	NOME	MIN	TIP	MAX	UNITÀ
T _{cy}	Tempo ciclo del clock	1	-	20	usec
T _c	Ampiezza Pulsazione alta di clock	450	500	10000	nsec
T _r , T _f	Tempo salita/discesa del clock	-	-	25	nsec
T _{rs}	Tempo impostazione	0	-	-	nsec
T _{rh}	Tempo trattenimento lettura	0	-	-	nsec
T _{acc}	Tempo di accesso	-	-	300	nsec
T _{ah}	Tempo trattenimento indirizzo	10	-	-	nsec
T _{ch}	Tempo trattenimento scelta di circuito	0	-	-	nsec
T _{dh}	Tempo trattenimento dati	20	-	-	nsec

CICLO SCRITTURA

SIMBOLO	NOME	MIN	TIP	MAX	UNITÀ
T _w	Ampiezza pulsazione di scrittura	300	-	-	nsec
T _{wh}	Tempo trattenimento scrittura	0	-	-	nsec
T _{aws}	Tempo impostazione indirizzo	0	-	-	nsec
T _{ah}	Tempo trattenimento indirizzo	10	-	-	nsec
T _{ch}	Tempo trattenimento scelta di circuito	0	-	-	nsec
T _{vd}	Convalida dati	80	-	-	nsec
T _{dh}	Tempo trattenimento dati	10	-	-	nsec

VALORI DELLA SCALA MUSICALE DI UGUALE ACCORDO

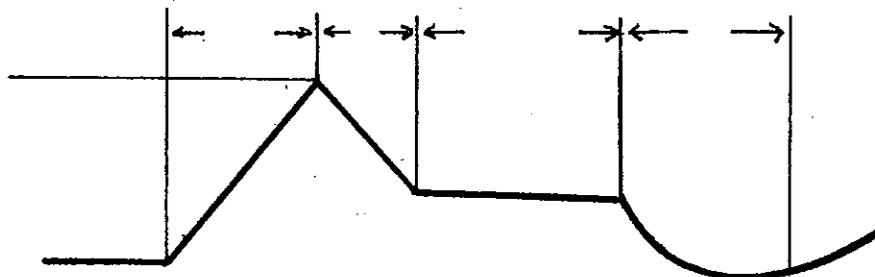
La tabella dell'Appendice E elenca i valori numerici che devono essere riportati nei registri di controllo della frequenza dell'Oscillatore del SID per la produzione di note aventi scala musicale di uguale accordo. La scala di uguale accordo e' formata da un'ottava contenente 12 semitoni (note): DO, RE, MI, FA, SOL, LA, SI e DO#, RE#, FA#, SOL#, LA#. La frequenza di ogni semitono e' data dal prodotto della frequenza del semitono precedente per la radice dodicesima di due. La tabella si basa su un clock O2 oscillante a 1.02 MHz. Per l'uso di altre frequenze del clock master si rimanda all'equazione data nella Descrizione dei Registri (cfr. par. O.5). La scala scelta e' il tono fondamentale di concerto, in cui LA-4=440 Hz. Sono pure consentite trasposizioni di questa scala e di scale diverse da quella di uguale accordo.

Il metodo proposto nell'Appendice E per la generazione della scala di uguale accordo, sebbene semplice e veloce, risulta tuttavia inefficiente dal punto di vista della memoria occupata, in quanto per la sola tabella sono necessari 192 bytes. Si puo' migliorare l'efficienza della memoria determinando il valore della nota per mezzo di un algoritmo. Se si considera il fatto che ogni nota di un'ottava ha una frequenza pari esattamente alla meta' della frequenza della stessa nota nell'ottava successiva, allora l'intera tabella delle note puo' essere ridotta da 96 a 12 registrazioni, in quanto ci sono 12 note per ottava. Se queste 12 registrazioni (24 bytes) sono formate dai valori a 16 bit dell'ottava ottava (da DO7 a SI7), allora si possono ottenere le note delle ottave piu' basse scegliendo una nota nell'ottava ottava e dividendo il valore a 16 bit per 2 per ogni ottava di differenza. E poiche' la divisione per due altro non e' che uno scorrimento (shift) a destra del valore, questo calcolo puo' essere realizzato da una semplice routine del software. Anche se la nota SI7 oltrepassa l'intervallo degli oscillatori, il suo valore, per fini di calcolo, deve essere incluso lo stesso nella tabella (l'MSB di SI7 genera per il software un caso particolare, come la generazione di questo bit nel RIFORTO prima dello scorrimento). Ciascuna nota deve essere specificata in una forma indicante quale dei 12 semitoni si desidera, ed in quale delle otto ottave si trova tale semitono. Poiche' sono necessari 4 bit per la scelta di uno dei 12 semitoni e 3 bit per una delle 8 ottave, l'informazione complessiva rientra in un byte, in cui il semibyte basso seleziona il semitono (indirizzando l'intera tabella) ed il semibyte alto viene utilizzato dalla routine di divisione per determinare il numero di scorrimenti a destra del valore della tabella.

GENERATORI DI SVILUPPO DEL SID

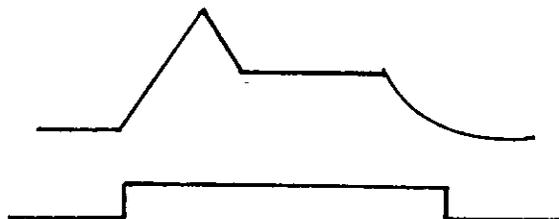
Con il generatore di involuppo a quattro parti ADSR (ATTACCARE, DECADERE, SOSTENERE, RILASCIARE) si e' provato, nella musica elettronica, a fornire il rapporto ottimo tra la flessibilita' e la semplicita' di controllo dell'ampiezza. Un'appropriata selezione dei

parametri di inviluppo permette la simulazione di una vasta gamma di strumenti a percussione e di accompagnamento. Un buon esempio di strumento di accompagnamento e' il violino. Il violinista controlla il volume attraverso la pressione dell'archetto sullo strumento. Tipicamente, il volume cresce lentamente, raggiunge un picco, poi ridiscende ad un livello intermedio. Il violinista puo' mantenere questo livello per tutto il tempo desiderato, poi il volume scende lentamente fino a scomparire. Un'"istantanea" di questo inviluppo puo' essere la seguente:



Questo inviluppo del volume puo' essere facilmente riprodotto dall'ADSR come illustrato sotto, con tipici valori di inviluppo:

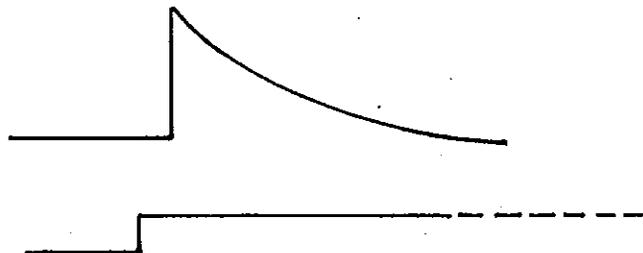
ATTACCARE:	10 (%A)	500 msec
DECADERE:	8	300 msec
SOSTENERE:	10 (%A)	
RILASCIARE:	9	750 msec



Da notare che il tono puo' essere tenuto al livello di SOSTENERE intermedio per quanto si desidera. Il tono inizia a scomparire non appena GATE viene azzerato. Con minori modifiche, questo inviluppo base puo' essere riutilizzato per ottoni e strumenti a fiato e a corda.

Un inviluppo completamente diverso viene prodotto da strumenti a percussione quali tamburi, piatti e gong, cosi' come da alcune tastiere come pianoforti e clavicembali. L'inviluppo delle percussioni e' caratterizzato da un ATTACCARE quasi istantaneo, seguito immediatamente da un DECADERE a volume zero. Gli strumenti a percussione non possono essere accompagnati ad un'ampiezza costante. Ad esempio, nel momento in cui viene battuto un tamburo, il suono raggiunge il massimo volume e decade rapidamente senza alcun riguardo al modo in cui il tamburo e' stato battuto. Un tipico inviluppo di piatto e' il seguente:

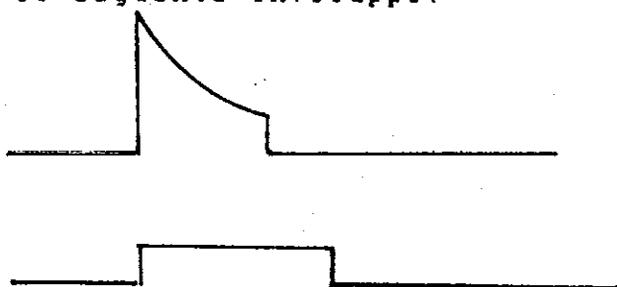
ATTACCARE:	0	2 msec
DECADERE:	9	750 msec
SOSTENERE:	0	
RILASCIARE:	9	750 msec



Da notare che il tono inizia a decadere a zero immediatamente dopo che e' stato raggiunto il valore di picco, senza curarsi di quando GATE e' stato azzerato. L'inviluppo di ampiezza di pianoforti e

clavicembali e' per qualche aspetto piu' complicato, ma puo' essere generato piuttosto facilmente per mezzo dell'ADSR. Questi strumenti raggiungono il massimo volume quando si preme per la prima volta un tasto. L'ampiezza inizia subito a decrescere lentamente, proseguendo per tutto il tempo che il tasto rimane premuto. Se il tasto viene rilasciato prima che il suono sia scomparso del tutto, l'ampiezza cade immediatamente a zero. Si ha quindi il seguente inviluppo:

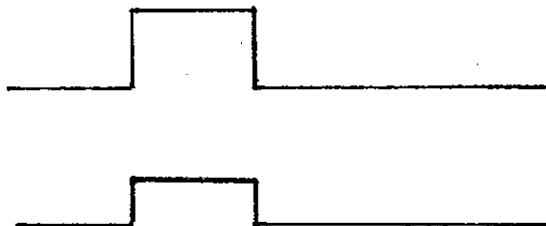
ATTACCARE: 0 2 msec
 DECADERE: 9 750 msec
 SOSTENERE: 0
 RILASCIARE: 0 6 msec



Da notare che il tono decade lentamente fino all'azzeramento di GATE, dopodiche' l'ampiezza scende rapidamente a zero.

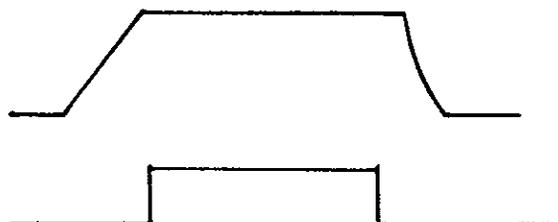
L'inviluppo piu' semplice e' quello dell'organo. Quando si preme un tasto, il tono raggiunge immediatamente il massimo volume, rimanendovi. Quando il tasto e' rilasciato, il tono cade immediatamente a zero. L'inviluppo e' il seguente:

ATTACCARE: 0 2 msec
 DECADERE: 0 6 msec
 SOSTENERE: 15 (\$F)
 RILASCIARE: 0 6 msec

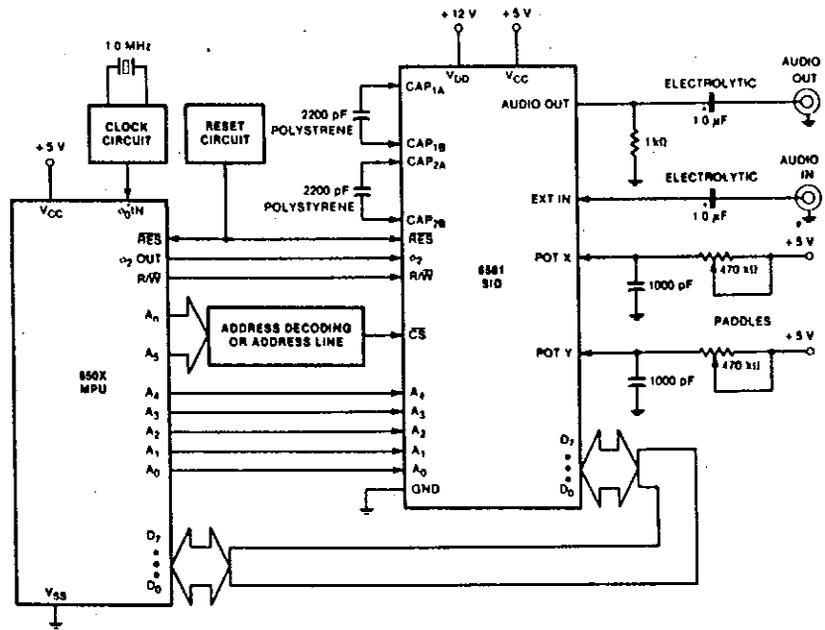


La vera potenza del SID sta nella capacita' di creare suoni originali piuttosto che simulazioni di strumenti acustici. L'ADSR e' in grado di creare inviluppi che non corrispondono ad alcuno strumento "reale"; tipico esempio e' l'inviluppo "backwards", caratterizzato da un ATTACCARE lento ed un DECADERE rapido. Il suono che si ottiene e' per qualche verso simile ad uno strumento registrato su nastro e quindi suonato all'indietro. L'inviluppo che si genera e' il seguente:

ATTACCARE: 10 (\$A) 500 msec
 DECADERE: 0 6 msec
 SOSTENERE: 15 (\$F)
 RILASCIARE: 3 72 msec



Si possono creare molti suoni unici applicando l'inviluppo di ampiezza di uno strumento alla struttura armonica di un altro. Cio' produce suoni simili a strumenti acustici familiari, tuttavia notevolmente diversi. In generale, il suono e' piuttosto soggettivo, e per raggiungere il suono desiderato sono necessarie alcune prove con diversi valori di inviluppo.



TIPICA APPLICAZIONE DEL SID 6581

APPENDICE P

GLOSSARIO

ADSR	Involuppo di Attaccare/Decadere/Sostenere/Rilasciare
Attaccare	Valore a cui una nota musicale raggiunge il volume di picco
Binario	Sistema di numerazione in base 2
Booleani, Operatori	Operatori logici
Byte	Locazione di memoria
CHROMA, disturbo	Distorsione del colore
CIA	Complex Interface Adapter (Adattatore interfaccia Complessa)
Coda	Linea a fila singola
DDR	Data Direction Register (Registro Direzione Dati)
Decadere	Valore a cui una nota musicale scende dal volume di picco al volume di Sostenere
Decimale	Sistema di numerazione in base 10
E	Costante matematica (circa 2.71828183)
Esadecimale	Sistema di numerazione in base 16
FIFO	First In / First Out
Intero	Numero senza la virgola decimale
Involuppo	Intensita' del volume di una nota ad un certo istante
Jiffy Clock	Timer hardware di intervallo (Jiffy=1/60 di secondo)
NMI	Non-Maskable Interrupt (Interruzione Non Mascherabile)
Ottale	Sistema di numerazione in base 8
Operando	Parametro
OS	Operating System (Sistema Operativo)
Pixel	Punto di risoluzione dello schermo
Registro	Particolare locazione di registrazione in memoria
Rilasciare	Valore a cui una nota musicale scende dal volume di Sostenere a zero
ROM	Read Only Memory (Memoria a Sola Lettura)
SID	Sound Interface Device (Dispositivo interfaccia del Suono)
Segnati, Numeri	Numeri positivi e negativi
Sintassi	Struttura delle frasi di programmazione
Sostegno	Livello di volume per sostenere una nota musicale
Sottoscritto	Variabile indice
Troncato	Tagliato, eliminato (non arrotondato)
VIC 11	Video Interface Chip (Circuito interfaccia Video)
Video, schermo	Televisore

FRAMMENTO DEL COMANDO DI C

VARIABILI

Tipo	Nome	Intervallo
Reale	XY	+ -1.70141183E+38 + -2.93873588E-39
Intera	XY%	+ -32767
Stringa	XY\$	0...255 caratteri

X e' una lettera (A-Z), Y e' una lettera o un numero (0-9). I nomi delle variabili possono essere lunghi piu' di due caratteri, ma solo i primi due sono riconosciuti.

VARIABILI SCHIERA

Tipo	Nome
Singola Dimensione	XY(S)
Due Dimensioni	XY(S,S)
Tre Dimensioni	XY(S,S,S)

Si possono usare, senza DIMensionarle, schiere fino a 11 elementi (indici 0-10).

OPERATORI ALGEBRICI

- = Assegna il valore ad una variabile
- Negazione
- Esponenziazione
- * Moltiplicazione
- / Divisione
- + Addizione
- Sottrazione

OPERATORI LOGICI E RELAZIONALI

- = Uguale
- <> Non Uguale
- < Minore
- > Maggiore
- <= Minore o Uguale
- => Maggiore o Uguale
- NOT Negazione Logica
- AND Congiunzione Logica
- OR Disgiunzione Logica

1=Espressione VERA, 0=Espressione FALSA

COMANDI DI SISTEMA

- LOAD "<nome>" Carica un programma da cassetta
- SAVE "<nome>" Salva un programma su cassetta

LOAD "<nome>",8	Carica un programma da disco
SAVE "<nome>",8	Salva un programma su disco
VERIFY "<nome>"	Verifica che il salvataggio di un programma sia avvenuto senza errori
RUN	Esegue un programma
RUN xxx	Esegue un programma a partire dalla linea indicata
STOP	Interrompe l'esecuzione
END	Termina l'esecuzione
CONT	Continua l'esecuzione di un programma dalla linea a cui era stato fermato
PEEK(X)	Ritorna il contenuto della locazione di memoria X.
POKE X,Y	Cambia il contenuto della locazione X con il valore Y
SYS xxxx	Salta all'esecuzione di un programma in linguaggio macchina a partire da xxxx
WAIT X,Y,Z	Il programma attende che il contenuto della locazione X, disgiunto (OR) con Y e congiunto (AND) con Z, sia diverso da zero
USR(X)	Passa ad una subroutine in linguaggio macchina il valore di X

COMANDI DI EDITING E DI FORMATTAZIONE

LIST	Lista l'intero programma
LIST A-B	Lista il programma dalla linea A alla B
REM <messaggio>	Si puo' scrivere un messaggio di commento, che pero' viene ignorato durante l'esecuzione del programma
TAB(X)	Usato in istruzioni PRINT; spazia di X posizioni sullo schermo
SPC(X)	Stampa X spazi su una linea
POS(X)	Ritorna la posizione corrente del cursore
CLR/HOME	Posiziona il cursore nell'angolo sinistro dello schermo
SHIFT CLR/HOME	Azzerava lo schermo e posiziona il cursore nella posizione "HOME"
SHIFT (INST/DEL)	(Inserisce uno spazio nella corrente posizione del cursore
CTRL	Usato con un tasto numerico di colore, sceglie il colore di testo. Può essere usato in istruzioni PRINT
CRSR <tasto>	Muove il cursore sullo schermo a destra, sinistra, alto, basso
Tasto Commodore	Usato con SHIFT, sceglie il modo lettere maiuscole/minuscole oppure il modo grafico

SCHIERE E STRINGHE

DIM A(X,Y,Z)	Imposta al massimo gli indici di A; riserva spazio per un totale di $(x+1)*(y+1)*(z+1)$ elementi, iniziando da A(0,0,0)
LEN(X\$)	Ritorna il numero di caratteri di X\$
STR\$(X)	Ritorna il valore numerico di X convertito in una stringa
VAL(X\$)	Ritorna il valore numerico di X\$, fino al primo carattere non numerico

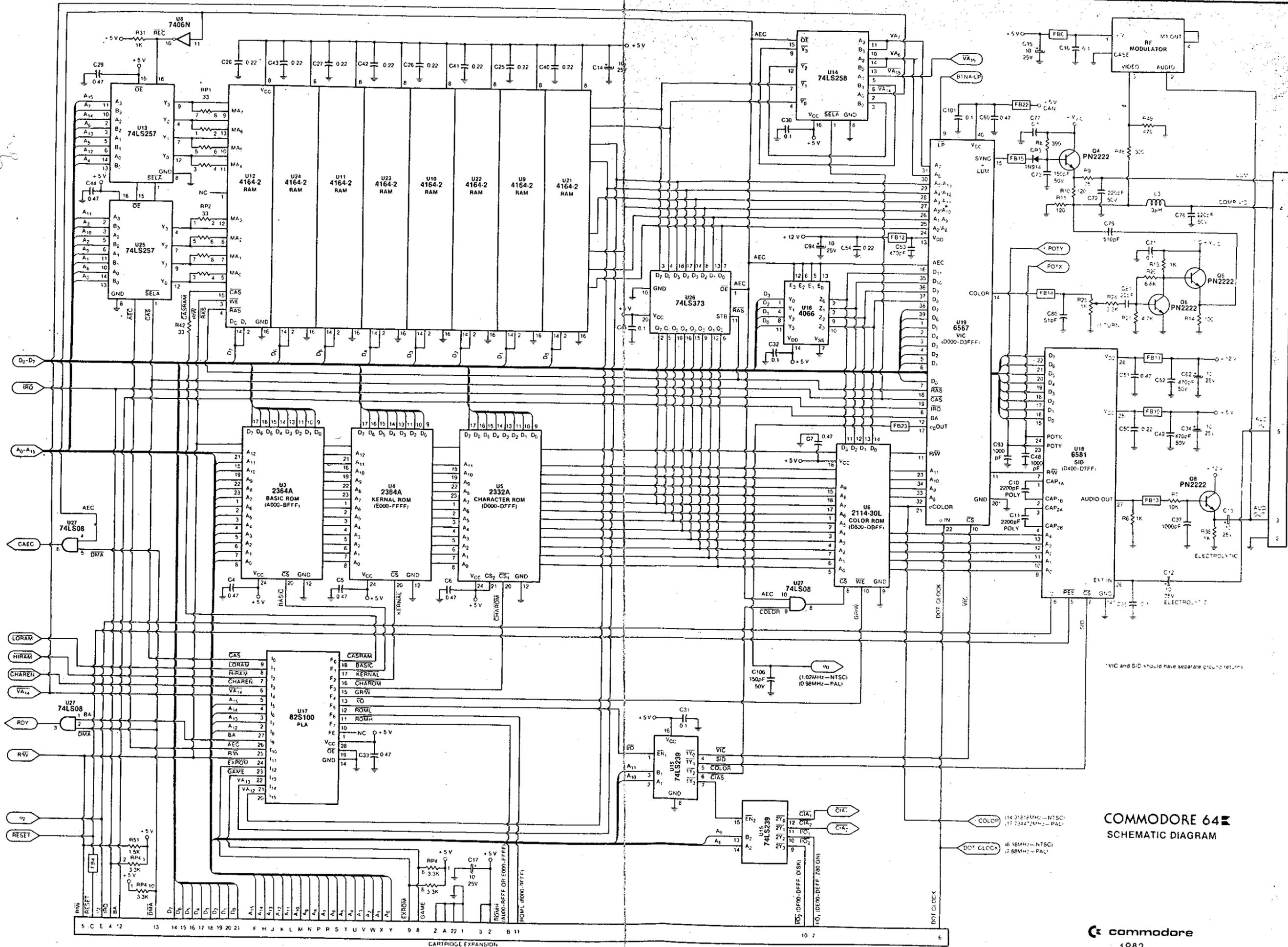
CHR\$(X)	Ritorna il carattere ASCII il cui codice e' X
ASC(X\$)	Ritorna il codice ASCII del primo carattere di X\$
LEFT\$(A\$,X)	Ritorna gli X caratteri piu' a sinistra di A\$
RIGHT\$(A\$,X)	Ritorna gli X caratteri piu' a destra di A\$
MID\$(A\$,X,Y)	Ritorna Y caratteri di A\$ a partire dal carattere X

COMANDI DI INPUT/OUTPUT

INPUT A\$ (o A)	Scrive "?" sullo schermo ed attende che l'Utente invii una stringa o un valore
INPUT "ABC";A	Scrive il messaggio ed attende che l'Utente invii un valore. E' ammesso anche INPUT A\$
GET A\$ (o A)	Attende che l'Utente prema un tasto; non occorre RETURN
DATA A,"B",C	Inizializza un insieme di valori che possono essere usati da un'istruzione READ
READ A\$ (o A)	Assegna ad A\$ (o A) il valore della prossima DATA
RESTORE	Riposiziona il puntatore dati all'inizio della lista
PRINT "A=";A	DATA per una nuova lettura Scrive la stringa "A=" seguita dal valore di A; ";" sopprime gli spazi, "," tabula i dati a partire dal prossimo campo

FLUSSO DEL PROGRAMMA

GOTO X	Salta alla linea X
IF A=3 THEN 10	Se A=3 e' VERO esegue la rimanente parte della istruzione, altrimenti esegue la linea successiva
FOR A=1 TO 10	Esegue tutte le istruzioni comprese tra FOR ed il corrispondente NEXT; A va da 1 a 10 con passo 2
STEP 2:NEXT	indica la fine di un ciclo. A e' opzionale
NEXT A	Salta alla subroutine che inizia alla linea 2000
GOSUB 2000	indica la fine della subroutine. Ritorna alla linea dell'istruzione successiva all'ultimo GOSUB
RETURN	Salta all'X-esimo numero di :linea della lista. Se X e' 1 salta ad A, ecc.
ON X GOTO A,B	Salta alla subroutine che inizia all'X-esimo numero di linea della lista
X	
ON X GOSUB A,B	



COMMODORE 64
SCHEMATIC DIAGRAM

grafica e stampa effesei

